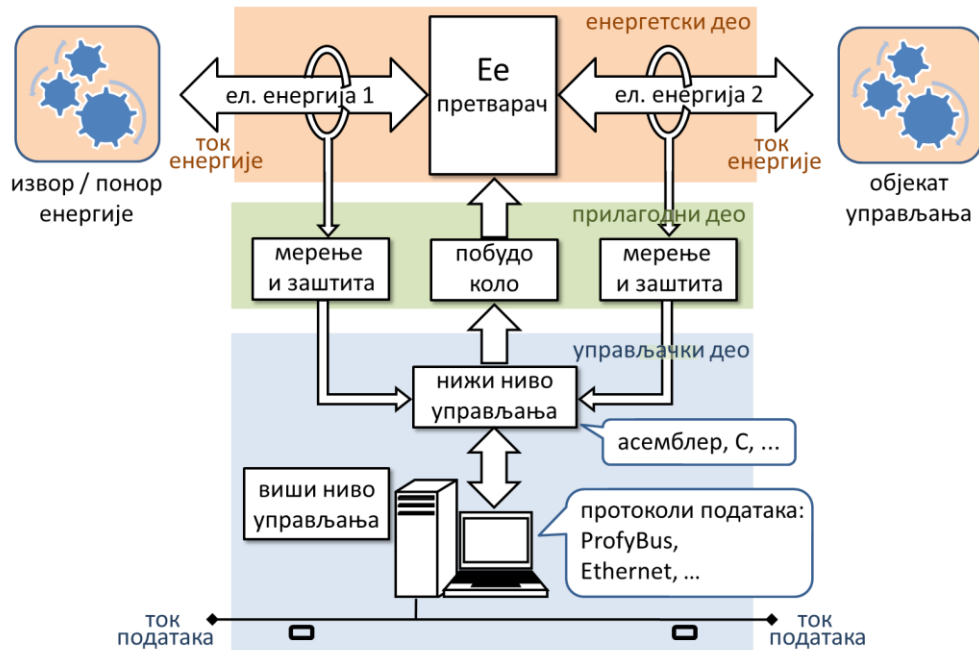


Лабораторија из енергетске електронике

Анализа управљања и рада основних претварача енергетске електронике је била тема предмета Енергетска електроника – енергетски део на Сlici 1.

У оквиру Лабораторије из енергетске електронике ће бити допуњена и заокружена теоријска и практична знања потребна за израду претварача било које поставке.



Слика 1. Поставка претварача енергетске електронике

Теоријска знања ће укључити:

1. садржај прилагодног дела претварача (Слика 1):
 - a. поставку побудног кола за снажне полупроводничке прекидаче унутар претварача енергетске електронике,
 - b. мерне претвараचे струје, напона који оогућавају регулацију тока снаге кроз претварач и пратећу обради мерних сигнала
 - c. мерни претварача температуре кућишта компоненте и модула снажних прекидача и пратећу обраду мерних сигнала
2. поставку помоћног напајања за прилагодни део (и управљачки део)
3. међусобно повезивање појединих јединица прилагодног дела и њихово повезивање са енергетским делом претварача
4. мерења електричних величина у колима претварача енергетске електронике у сврху испитивања њиховог рада:
 - a. основне мерне методе
 - b. преглед широко доступне мерне опреме која подржева примену датих мерних метода

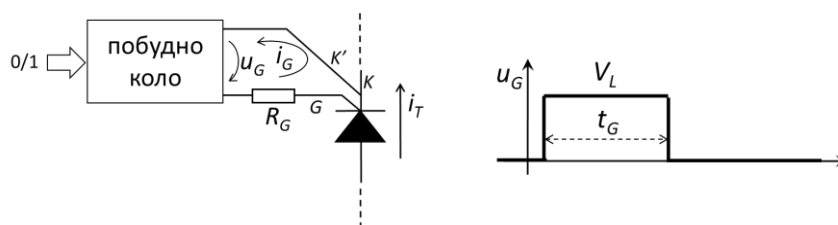
Практична знања ће укључити:

1. приказ поставке претварача или неког његовог дела у виду блок шеме са јасном представом начина повезивања појединих блокова
2. руковање доступном документацијом о изгледу, начину рада и примени компоненти које чине претварач
3. руковање програмским алатима за унос електричне шеме свих потребних блокова
4. руковање програмским алатима за развој штампаних кола на која се постављају елементи претварача
5. појединости механичке поставке претварача (постављање компоненте на хладњак, ...)
6. технологија израде штампане плоче
7. практичну примену мрених метода и мерне опреме у испитивању рада претварача енергетске електронике

I. Побудна кола за снажне полупроводничке компоненте

A. Побудна кола за тиристор

Побуда тиристора подразумева обезбеђивање одговарајуће струје гејта, i_G , у тренутку његовог окидања. На слици I.1 је дата принципска шема повезивања кола и облик напона који побудно коло даје на својим крајевима. Побудно коло је повезано на сигнални оцеп катодe, K' . Сигнални оцеп катодe може бити остварен засебно од главне катодe, K , у самом кућишту тиристора или оцепом на месту контакта катодe (посебним проводником).



Слика I.1. Повезивање побудног кола за тиристор и облик напона на његовом излазу

Основни захтеви за побуду тиристора

Каталошки подаци у којима треба тражити захтеве које управљачко коло треба да испуни су, пре свега, статичка карактеристика гејта (Слика I.2) и табела параметара тиристора (Слика I.3).

Основни подаци су минимална потребна вредност струје гејта, напон напајања побудног кола, V_L , минимална потребна ширина окидног импулса, t_G , и време раста импулса, t_r .

Статичка карактеристика гејта (Слика I.2) уоквирује област сигурног укључења тиристора. Она је са доње стране ограничена минимално потребном струјом гејта за укључење тиристора, I_{GD} , а са горње максималном снагом губитака на споју гејт–катода (PGM).

Минимално потребна струја гејта зависи од температуре споја (T_J), тако да је при нижим температурама потребна већа струја. Да би управљачко коло обезбедило сигурно укључење тиристора, оно треба током процеса укључења да постави радну тачку споја гејт – катода у простор између највеће вредности I_{GD} и најниже вредности PGM .

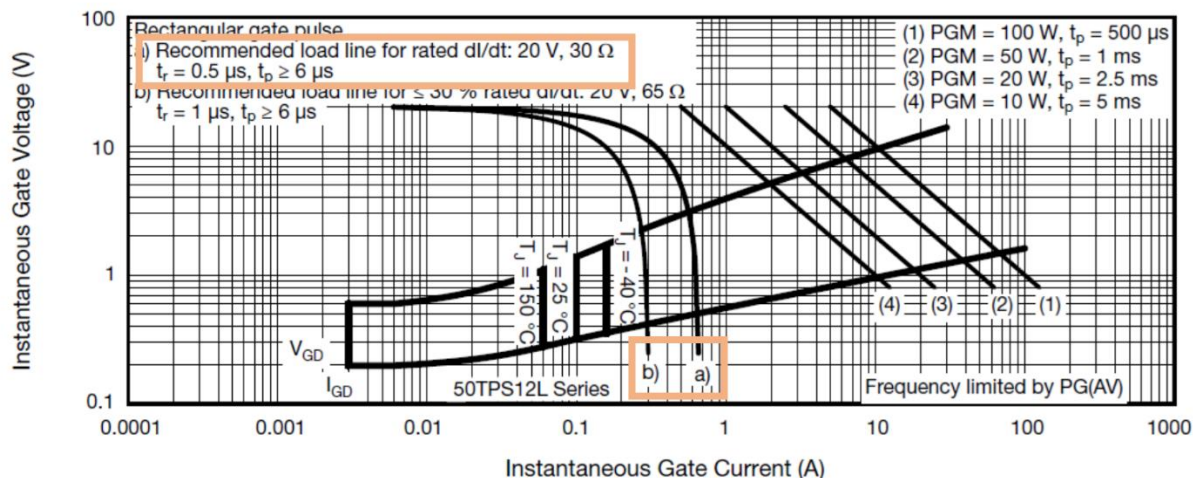
Следећи податак, напон напајања побудног кола, је уобичајено дат посредно, помоћу препоручене линије кретања радне тачке споја гејт – катода (на слици 1.2 *Recommended load line* препоручује напајање вредности 20V). Иако се из оног дела табеле параметара тиристора који су везани за спој гејт–катода (Слика 1.3) могу очитати вредности реда једног до неколико Волти, напон напајања из којег побудно коло остварује ток струје треба да има значајно вишу вредност. Разлог је у томе што током процеса укључења, када се главна струја тиристора, i_T , нагло успоставља и има велик нагиб - di/dt , долази до повећања пада напона на споју гејт–катода, а што као последицу има смањење струје гејта. Наиме, ако се из напонске једначине петље (Слика 1.1), коју чини напон побудног кола, V_L , отпорник R_G и напон споја гејт–катода, V_{GK} , изрази струја гејта, I_G :

$$I_G = \frac{V_L - V_{GK}}{R_G} \quad [1.1]$$

види се да ће се повећањем V_{GK} смањити I_G сразмерно релативном односу V_L и V_{GK} . Према томе, да би смањење I_G било мало, потребно је да V_L буде значајно веће од V_{GK} .

Трећи податак је минимална ширина побудног импулса t_G . Она се креће у опсегу од неколико десетина до неколико стотина μs . Оно што превасходно утиче на t_G је брзина успостављања главне струје тиристор i_T тако да је t_G потребно продужити ако је успостављање i_T спорије. Успостављање струје i_T може успорити присуство индуктивности у делу кола у које је повезан тиристор; нпр. при преклапању тиристора у колу једнофазног или трофазног исправљача, укупна индуктивност мрежног прикључка и комутациона индуктивност одређују време потребно да новоукључени тиристор преузме струју од тиристора у истој половини моста, тзв. време комутације t_μ . Значи, ширину побудног импулса треба прилагодити примени тиристора. Оквирни подаци за t_G за дати тиристор, који се могу пронаћи међу каталожним подацима, су они дати као одређени тест услови при одређивању параметара тиристора (Слика 1.4).

Четврти захтев за побуду тиристора се дефинише као време раста струје гејта, t_r (време у коме се i_G промени од 10% до 90% крајње вредности) или као нагиб промене струје $i_G - di_G/dt$ (*gate current slew rate*). Уобичајене вредности за време t_r се крећу у опсегу од $0,5\mu s$ до $1\mu s$, а вредности di_G/dt се крећу од $1A/\mu s$ до $6A/\mu s$.



Слика I.2. Статичка карактеристика гејта: VS-50TPS12L-M3

Required DC gate voltage to trigger	V_{GT}	$T_J = -40^\circ C$	Anode supply = 6 V resistive load	-	1.6	V
		$T_J = 25^\circ C$		-	1.5	
		$T_J = 150^\circ C$		-	1	
Required DC gate to trigger	I_{GT}	$T_J = -40^\circ C$	Anode supply = 6 V resistive load	-	160	mA
		$T_J = 25^\circ C$		45	100	
		$T_J = 150^\circ C$		-	60	

Слика I.3. Део табеле параметара тиристора везан за спој гејт – катода: VS-50TPS12L-M3

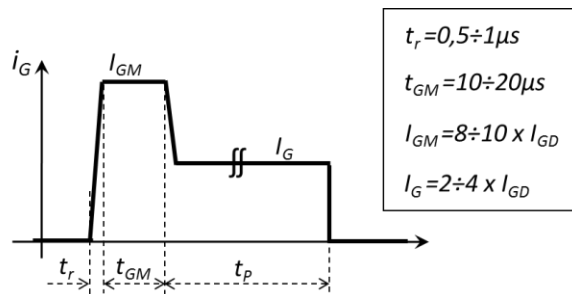
PARAMETER	SYMBOL	TEST CONDITIONS	VALUES	UNITS
Turn-on time	t_{gt}	$I_T = 50 A$, $V_D = 50\% V_{DRM}$, $I_{gt} = 300 mA$, $T_J = 25^\circ C$	1.5	μs
Turn-off time	t_q	$I_T = 50 A$, $V_D = 80\% V_{DRM}$, $dV/dt = 20 V/\mu s$, $t_p = 200 \mu s$ $I_{gt} = 100 mA$, $dI/dt = 10 A/\mu s$, $V_R = 100 V$, $T_J = 150^\circ C$	92	

Слика I.4. Услови испитивања (*Test Conditions*) при одређивању параметара тиристора (нпр. времена укључења тиристора, *Turn-on time*, и времена искључења тиристора, *Turn-off time*)

Шта су последице ако управљачко коло не обезбеди услове сигурног укључења?

Недовољна дужина импулса струје гејта, t_G , спор пораст струје гејта на предњој ивици пулса (велико t_r или мало di_G/dt) и недовољна амплитуда струјног импулса, I_G , сви утичу на исти неповољан начин на укључење тиристора – доводе до провођења главног тока струје кроз део запремине компоненте, где се провођење није раширило и уједначило кроз целу запремину. Последица је прегревање дела компоненте који је преузео струју.

Да би се остварило оптимално управљање тиристором, импулс струје гејта треба да има облик приближан оном на слици I.5: на самом почетку се даје већа струја, I_{GM} , да би се процес раширио по запремини компоненте; након t_{GM} ниво импулса се спушта на називну вредност, I_G .



Слика I.5. Оптималан изглед струје импулса i_G

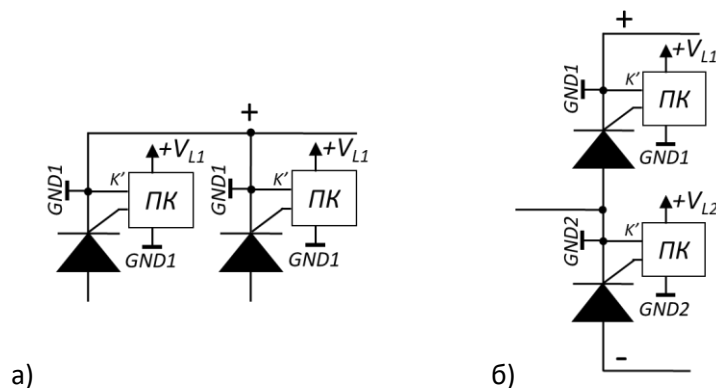
Вредност I_G треба поставити тако да буде 2 до 4 пута већа од минимално потребне струје гејта, I_{GD} (погледати вредност струје I_G са којим препоручена линије кретања радне тачке споја гејт–катода пресеца област сигурног укључења, слика I.2).

Међу захтевима за побуду тиристора издваја се један који се не тиче процеса укључења: тиристор не треба окидати импулсима када је негативно поларисан. Са једне стране, у таквим условима i_G може неконтролисано вишеструко порасти и повећати губитке у тиристор и губитке у побудном колу. Са друге стране, долази до повећања струје цурења између главних прикључака тиристора што повећава губитке у искљученом стању тиристора.

Захтеви при повезивању побудог кола

У колу у коме постоји више тиристора сваки од тиристора има додељено управљачко коло које производи побудну струју i_G за њега. Побудна кола црпе енергију потребну за стварање тока i_G из додељеног помоћног извора напајања (позитиван крај напајања ће бити означен са $+V_L$, а негативан крај ће бити означен са GND ; $+V_L$ је напон побудног кола који је помињан у претходном делу и изразу [I.1]). У зависности од споја тиристора, побудна кола (ПК) могу делити заједнички извор напајања ($+V_{L1}$ на слици I.6.а) или морају имати засебне помоћне изворе напајања ($+V_{L1}$ и $+V_{L2}$ на слици I.6.б).

Пре објашњења у чему се крије разлика између ова два случаја, биће уведено именовање одређених тачака у побудним колима. Наиме, сигнална катода тиристора се проглашава за референтну тачку за побудно коло и помоћно напајање, односно сматра се да је негативан крај помоћног напајања, GND , непосредно повезан на сигналну катоду тиристора. ПК из V_L црпи енергију за стварања струје i_G која се затвара кроз спој гејт–катода и враћа у негативан крај помоћног напајања, GND .



Слика 1.6. Повезивање побудних кола када: а) два тиристора имају повезане катодe; б) катодe тиристора нису повезане

Према томе, ако су у енергетском колу катодe два или више тиристора спојене у исту тачку, референтне тачке њихових побудних кола су заправо иста тачка ($GND1 \equiv GND1$ на слици 1.6.а) па исто помоћно напајање ($+V_{L1}$) може напајати ова управљачка кола.

Са друге стране, ако у енергетском колу катодe тиристора нису спојене у исту тачку и напон између њих може имати високе вредности, једна побудна јединица (побудно коло + додељено помоћно напајање) мора бити галвански (струјно) одвојена од друге побудне јединице. У супротном би се преко побудних јединица затворила струја енергетског дела, што је недозвољено. Тако на слици 1.6.б катодe тиристора одређују различите референтне тачке, $GND1$ и $GND2$, у односу на које је потрено спојити побудна кола са засебним помоћним напајањима, $+V_{L1}$ и $+V_{L2}$.⁽¹⁾

Облици побудних сигнала тиристора

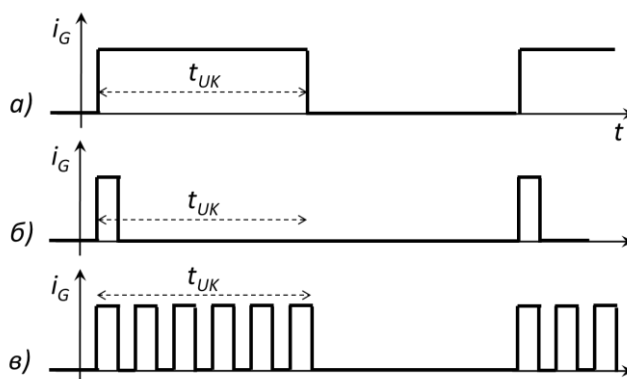
Струју i_G може чинити један окидни импулс (Слика 1.7.б, *eng. single pulse*), може бити константног нивоа од тренутка првобитног укључења (α) до тренутка укључења другог тиристора у полумосту ($\pi + \alpha$) (Слика 1.7.а, *eng. block pulse*), да има облик густе поворке импулса веће учестаности у трајању до $\pi + \alpha$ (Слика 1.7.в, *eng. pulse train*) и може бити непрекидног константног нивоа у дужем временском периоду (*eng. continuous triggering* – није приказано на слици Слика 1.7.). Примена одговарајућег облика i_G је условљена обликом главне струје тиристора, i_T , у периоду у коме он треба да буде укључен.

Разликују се два случаја главне струје: када је струја у колу континуална и када је струја у колу дисконтинуална. Када је струја у колу континуална, у тренутку укључења тиристор преузима провођење струје и она га држи проводним све док га, у процесу преклапања, не искључи други тиристор. Овде је довољно довести један окидни импулс за i_G јер ће наставак вођења обезбедити континуалан ток главне струје i_T .

Ако је струја у колу дисконтинуална, прво, тиристор затиче стање у колу такво да је струја једнака нулти и након његовог укључења струја се успоставља, и друго, пре него што буде укључен нови

⁽¹⁾ Одредити које вредности може имати напон између катода два тиристора у једном полумосту у колу: а) једнофазног исправљача; б) трофазног исправљача.

тиристор у колу, струја i_T посматраног тиристора ће пасти на нулту вредност што искључује и сам тиристор. То представља проблем, нпр. у колу трофазног шестопулсног исправљача, када је тиристор задужен да проводи током два пулса излазног напона и излазне струје, па ако је струја дисконтинуална и тиристор био искључен након првог пулса струје i_T , он мора бити поново побућен струјом гејта како би учествовао у вођењу другог пулса. Такође, у дисконтинуланом раду у тренутку укључења тиристора, ако је потрошач RLE типа, напон на крајевима потрошача је једнак напону константног напонског члана, E , који може бити виши од тренутне вредности напона мреже, што значи да тиристор може бити негативно поларисан у тренутку када је побућен са i_G , односно, да неће провести у тренутку побуде већ када напонски услови у колу то дозволе (када напон мреже постане виши од E). Оба поменута стања, дисконтинуална струја i_T и утицај E на тренутак укључења, захтевају да струја побуде буде или облика импулса константног нивоа до $\pi + \alpha$ (Слика 1.7.а) или облика густе поворке импулса истог укупног трајања (Слика 1.7.в). Ова два облика су потпуно равноправна што се тиче побуде тиристора.



Слика 1.7. Облици побудних сигнала за тиристор: а) константан импулс; б) окидни импулс; в) поворка импулса веће учестаности

Четврти облик струје i_G , где је она непрекидног константног нивоа у дужем временском периоду, се примењује у колима када тиристор има улогу статичког безконтактнoг прекидача. Такав рад тиристор осварује у примени као преспојник отпорника за предпуњење напона једносмерног кола на излазу једнофазног или трофазног диодног исправљача, или у примени као бесконтактни прекидач (*eng. solid-state-relay*) у колу једносмерне или наизменичне струје.

Примери поставке побудне јединице тиристора

Основне поставке побудних јединица тиристора су дате на сликама 1.8., 1.9. и 1.10. Оне укључују побудно коло и одговарајуће помоћно напајање. Разликују се по томе које облике побудне струје подржавају, да ли омогућују галванску изолацију у односу на контролерски део уређаја или не, и по сложености и запремини коју заузимају. У Табели 1.1 је дато поређење побудних јединица по овим могућностима.

Табела I.1. Поређење особина побудних јединица тиристора

	подржани облици i_G	галанска изолација	сложеност и запремина
неизоловано побудно коло	сви облици i_G	x	• најједноставнија поставка • најмања запремина
побудно коло са импулсним трансформатором	- један пулс - константан пулс - низ импулса	√	• једноставна поставка • највећи део запремине узима импулсни трансформатор; у претварачу са већим бројем тиристора и / или када је трансформатор већих димензија ово решење постаје неповољније
побудно коло са оптокаплером и галански одвојеним напајањем	сви облици i_G	√	• сложенија поставка • највећи део запремина узима помоћно напајање; када једно напајање покрива више управљачких кола или су сва напајања остварена у оквиру једне напајачке јединице ово решење постаје повољније

а. Неизоловано побудно коло

Неизоловано побудно коло (Слика I.8) уноси два основна ограничења у област могуће примене. Прво је да побудно коло галански спаја контролерски део уређаја на потенцијал катодe тиристора. Следи да је приступ применљив код претварача са једним тиристором или код полумостних поставки исправљача где су катодe свих тиристора повезане у исти чвор. Друго ограничење, потиче од тога што напон катодe и напон на који долази контролерски део има упоредиво високу вредност у односу на потенцијал земље. Ово онемогућава једноставну размену сигнала и комуникацију између контролерског дела и спољашњих јединица (дисплеја, PLC-а, мерних претварача, итд.) па је примена овог побудног кола везана за једноставне уређаје који не захтевају било какву сигналну везу са околином.

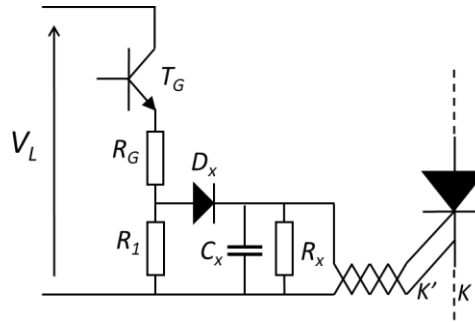
У самој поставци овог и других побудних кола се препоручује да буду повезана са крајевима тиристора (G и K') преко пара упредених проводника. На овај начин се значајно смањује индуковање сметњи које могу довести до нежељеног делимичног или пуног укључења тиристора и повећања губитака у тиристор.

Додатно се препоручује уградња филтра за паразитне импулсе струје i_G кога чине R_X и C_X . Задатак филтра је да не дозволи паразитно индукован ток импулса струје чије је трајање краће од $10\mu s$ до $20\mu s$. Препоручен опсег вредности за капацитивност је: $C_X=10nF \div 47nF$, а отпорност се бира тако да временска константа филтра, τ_X , буде од $10\mu s$ до $20\mu s$, где је $\tau_X=R_X \cdot C_X$.

Диода D_X је брза диода, а њена улога је да заједно са отпором R_1 ($\sim 1k\Omega$) спречи повратни утицај од стране тиристора на побудно коло.

Отпорност R_G одређује струју гејта као што је дато изразом [I.1], односно: $R_G = \frac{V_L - V_{GK}}{I_G}$.

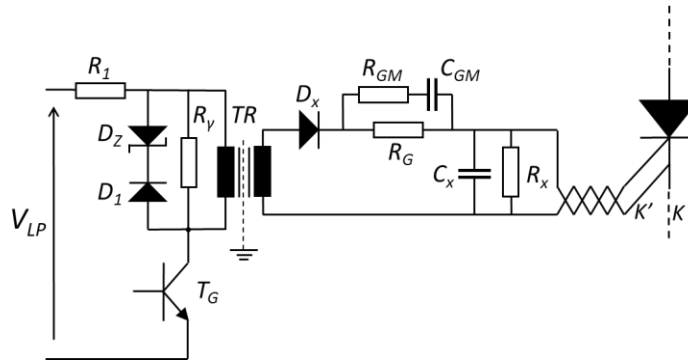
Пример: Ако је потребно остварити струју гејта $I_G=0,65A$, из напајања $V_L=20V$ и за пад напона на споју гејт-катода $V_{GK}=1,6V$, потребна отпорност је: $R_G=28,3\Omega$.



Слика I.8. Неизоловано побудно коло

б. Побудно коло са импулсним трансформатором

Код побудног кола са импулсним трансформатором наизменичан напон на примару трансформатора TR се остварује транзистором T_G , који доводи улазни напон напајања V_{LP} на примар, и паром Зенер диода D_Z и диода D_1 , које празне флукс магнећења трансформатора ограничавајући напон примара на $V_{ZD} + V_{D1}$.



Слика I.9. Побудно коло са импулсним трансформатором

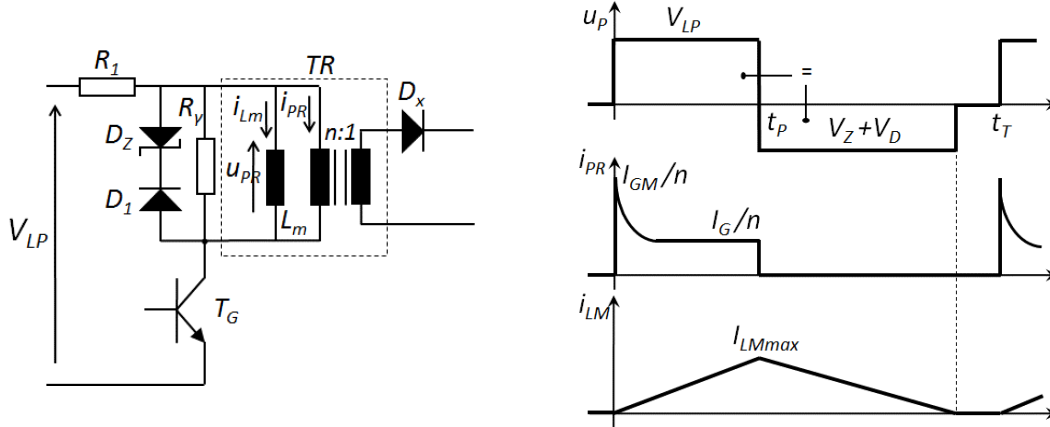
У сврху посматрања појава у колу, трансформатор је представљен заменском представом коју чине индуктивност магнећења, L_M , и савршен трансформатор преносног односа $n:1$. Индуктивност магнећења описује магнетне појаве у језгру, тј. развој магнетног флукса: $i_{LM} \cdot L_M = \Phi$. Савршен трансформатор представља пресликавање напона и тока струје између примарног и секундарног намотаја: $u_{SEC} = u_{PR} : n$, $i_{PR} = i_{SEC} \cdot n$, где је n преносни однос, тј. однос броја намотаја на примару и броја намотаја на секундару.

Када се укључи транзистор T_G , на примарни намотај се доводи напон V_{LP} . (u_P на слици I.10) На секундару ће се индуковати напон $V_{LP} : n$. Истовремено, за индуковање напона је потребно успостављање флукса Φ у језгру – при преносу константног напона са примара на секундар Φ , односно струја магнећења i_{LM} има облик линеарно растуће промене. Ово се може показати кроз представу трансформатора (израз I.2) и законом електро-магнетне индукције (израз I.3):

$$i_{LM} = \frac{1}{L_M} \cdot \int_0^t u_{PR}(t) \cdot dt = \frac{V_{LP}}{L_M} \cdot t \quad [I.2]$$

$$u_{SEC} = \frac{1}{n} \frac{d\Phi}{dt} = \frac{V_{LP}}{n} \quad [I.3]$$

Заједно струје i_{PR} и i_{LM} чине струју транзистора.



Слика 1.10. Заменска представа трансформатора (лево) и одзиви величина у примару (десно)

Када се, у тренутку завршетка пулса, искључи транзистор, енергија ускладиштена у L_m повећава напон u_{PR} у негативну страну до нивоа где D_z и D_1 проводе, тј. $V_{ZD} + V_{D1}$. Магнетна енергија језгра, Φ или i_{LM} , се мора испразнити пре новог укључења транзистора. Ово ће се десити када се изједначе позитивна и негативна површина у u_P , односно када i_{LM} опадне на нулту вредност. Период пражњења ограничава трајање пулса, t_P , унутар периода понављања пулса t_T (нпр. код побуде тиристора поворком импулса веће учестаности).

Максимална вредност Φ , односно i_{LMmax} , одређује димензије магнетног језгра – може се рећи да је величина језгра сразмерна са површином пулса (напон·време) који треба да пренесе трансформатор (овде је то $V_{LP} \cdot t_P$). Следи да побуда тиристора константним импулсом (слика 1.7.а) захтева трансформатор већих димензија, односно, да побуда једним окидним импулсом или поворком импулса веће учестаности захтевају мањи импулсни трансформатор.

Следи објашњење осталих елемената у побудном колу. Отпорник R_v има улогу да преузме на себе део губитака који се развијају пражњењем енергије магнетног језгра, тако да губици на диодама D_z и D_1 буду што мањи. Отпорник R_1 служи као заштита од превеликог тока струје кроз трансформатор и транзистор који би се десио ако језгро оде у zasiћење, односно Φ порасте изнад нивоа где L_m почиње да нагло опада што доводи до наглог раста i_{LM} . Отпорник R_1 , са друге стране мора бити довољно мале вредности да не утиче на пренос напона и струје преко трансформатора. У колу секундарара, диода D_x има улогу исправљачке диоде, да не дозволи негативан ток струје након искључења транзистора и да заштити побудно коло од промена напона на тиристор. Отпорници R_G и R_X и кондензатор C_X имају исту улогу као у колу неизолованог побудног кола. Пар R_{GM} и C_{GM} остварују квазидиференцијатор који производи већу вредност струје i_G на почетку пулса. Наиме, скоковито растућа промена напона на секундару доводи до повећаног тока струје – поред дела i_G који се затвара крог R_G појављује се ток кроз R_{GM} и C_{GM} . Како се на почетку ове промене капацитивност C_{GM} може сматрати кратким спојем (промена на једном крају се преноси и на други крај C_{GM}) укупна струја i_G почетно износи:

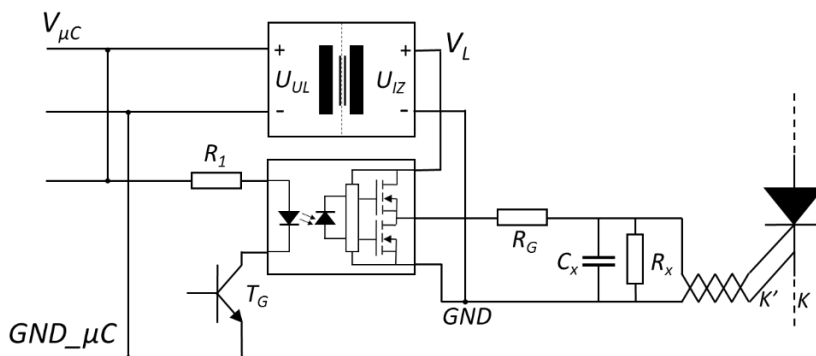
$$I_{GM} = \frac{V_{LP}/n - V_{Dx} - V_{GK}}{R_G || R_{GM}} \quad [1.4]$$

где $R_G // R_{GM}$ означава отпорност паралелне везе отпоника. Након почетног скока, вредност i_G опада са временском константом $R_{GM} \cdot C_{GM}$ ка вредности устаљеног стања I_G која је одређена само отпором R_G . Ако је нпр. $R_G = R_{GM}$, вредност $I_{GM} = 2 \cdot I_G$.

Нагле промене напона у колу претварача се преко паразитних капацитивности трансформатора преносе и у примарно коло, ка контролеру тј. управљачко-мерно-заштитном делу, где може произвести нежељено дејство на рад уређаја. Да би се утицај паразитних струја ограничио потребно је применити трансформатор са електромагнетном заштитом у виду проводног плашта између примарног и секундарног намотаја који је уземљен (погледати слику I.9).

в. Побудно коло са оптокаплером и галвански изолованим напајањем

Поставка кола је дата на слици I.10 где оптокаплер-излазни појачавач (*eng. optocoupler – gate driver*) производи галванско одвајање управљачке информације о периоду трајања импулса, а помоћно напајање остварује галвански одвојен извор напона, V_L , из кога се добија ток струје i_G .



Слика I.10. Побудно коло са изолованим управљачким сигналом помоћу оптокаплера и галвански изолованим напајањем помоћу изолованог напајача

Оптокаплер-излазни појачавач на свом примарном крају има *LED* диоду која опричким путем преноси сигнал о стању побуде тиристора – најчешће побуђена *LED* диода одговара високом нивоу напона на излазном појачавачу, а непобуђена *LED* диода одговара ниском нивоу излазног појачавача. *LED* диода је побуђена када кроз њу тече струја, I_F , већа од одређене вредности (*threshold input current* је дата у каталожним подацима кола, Слика I.11). Према ознакама на колу са слике I.11, вредност I_F је одређена са:

$$I_F = \frac{V_{\mu C} - V_F - V_{CE}}{R_1} \quad [I.5]$$

где је $V_{\mu C}$ напајање примарног кола оптокаплера, V_F пад напона на *LED* диоди у стању провођења за дату струју I_F , и V_{CE} пад напона на транзистору који управља радом *LED* диоде.

Пример прорачуна отпорника R_1 :

- захтев, улазни подаци: потребно је побудити *LED* диоду са $I_F = 10 \text{ mA}$; напон напајања $V_{\mu C} = 5 \text{ V}$, $V_{CE \text{ sat}} = 0,3 \text{ V}$

$$R_1 = \frac{5V - 1,8V - 0,3V}{10mA} = 290\Omega.$$

На секундарној страни кола, фото диода претвара оптички сигнал у струјни. Преко дела за уобличавање сигнала и надгледања рада кола, побуђује се излазни појачавач остварен као *totem-pole* спрега транзистора. Међу битним подацима везаним за секундарни део кола су: 1. максимална струја коју излазни појачавач може да да (*peak high-level output current*) и да прими (*peak low-level output current*), износ напона на излазу појачавача за дату вредност напона напајања секундарног кола при високој вредности излаза (*high-level output voltage*), износ напона на излазу појачавача при ниској вредности излаза (*low-level output voltage*) и опсег вредности напона напајања секундарног кола (*supply voltage*).

Да ли се дато коло (*TLP152*) може применити у побуди тиристора чији су подаци дати раније (*VS-50TPS12L-M3*)?

- коло може обезбедити потребан износ напона побуде тиристора: $V_{CCmax} = 30V > V_L = 20V$;
- коло може дати потребну вредност струје гејта за окидање тиристора: $I_{OPH/L} = 3,4A > I_G = 0,65A$;
- коло обезбеђује брзу промену излазне струје: $t_r / t_f = 22ns < 0,5\mu s$.

Input forward voltage	V_F		—	$I_F = 10 \text{ mA}, T_a = 25^\circ\text{C}$	1.40	1.57	1.80	V
-----------------------	-------	--	---	---	------	------	------	---

Peak high-level output current	I_{OPH}	(Note 1)	Fig. 12.1.1	$I_F = 10 \text{ mA}, V_{CC} = 15 \text{ V}, V_{6.5} = 4 \text{ V}$	—	-2.2	-1.0	A
				$I_F = 10 \text{ mA}, V_{CC} = 15 \text{ V}, V_{6.5} = 10 \text{ V}$	—	-3.4	-2.0	
Peak low-level output current	I_{OPL}	(Note 1)	Fig. 12.1.2	$I_F = 0 \text{ mA}, V_{CC} = 15 \text{ V}, V_{5.4} = 2 \text{ V}$	1.0	2.4	—	
				$I_F = 0 \text{ mA}, V_{CC} = 15 \text{ V}, V_{5.4} = 10 \text{ V}$	2.0	3.5	—	
High-level output voltage	V_{OH}		Fig. 12.1.3	$I_F = 10 \text{ mA}, V_{CC} = 10 \text{ V}, I_O = -100 \text{ mA}$	6.0	8.5	—	V
Low-level output voltage	V_{OL}		Fig. 12.1.4	$V_F = 0.8 \text{ V}, V_{CC} = 10 \text{ V}, I_O = 100 \text{ mA}$	—	0.1	1.0	

Threshold input current (L/H)	I_{FLH}		—	$V_{CC} = 15 \text{ V}, V_O > 1 \text{ V}$	—	1.5	7.5	V
Threshold input voltage (H/L)	V_{FHL}		—	$V_{CC} = 15 \text{ V}, V_O < 1 \text{ V}$	0.8	1.47	—	
Supply voltage	V_{CC}		—	—	10	—	30	
UVLO threshold voltage	V_{UVLO+}		—	$I_F = 5 \text{ mA}, V_O > 2.5 \text{ V}$	7.5	8.7	9.5	
	V_{UVLO-}			$I_F = 5 \text{ mA}, V_O < 2.5 \text{ V}$	7.5	8.4	9.5	
UVLO hysteresis	$UVLO_{HYS}$			$I_F = 5 \text{ mA}, V_O > 2.5 \text{ V}$	—	0.3	—	

Rise time	t_r	(Note 1)		$I_F = 0 \rightarrow 10 \text{ mA}, V_{CC} = 30 \text{ V}, R_g = 20 \Omega, C_g = 10 \text{ nF}$	—	18	—	ns
Fall time	t_f	(Note 1)		$I_F = 10 \rightarrow 0 \text{ mA}, V_{CC} = 30 \text{ V}, R_g = 20 \Omega, C_g = 10 \text{ nF}$	—	22	—	

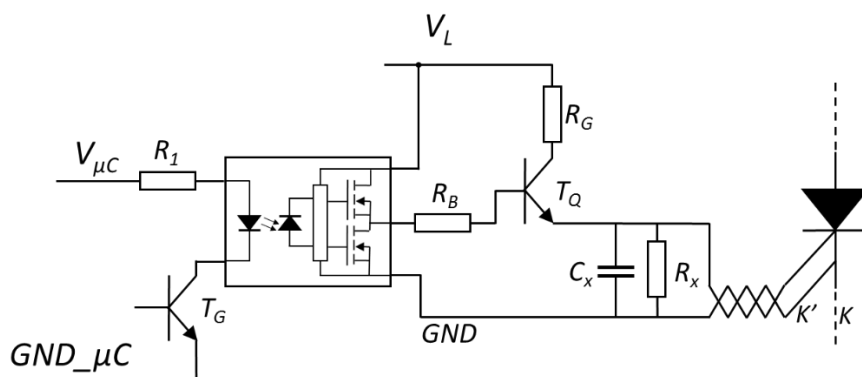
Слика I.11. Исечци из каталожних података за оптокаплер-излазни појачавач типа *TLP152*

Секундарни степен понекад садржи и одређене заштитне функције, нпр. онемогућавање рада излазног појачавача ако је напон напајања низак (*eng. under-voltage lock-out, UVLO*). *UVLO* функција

штити претварач од неправилне побуде тиристора у условима када се помоћно напајање уређаја није усталило на потребне вредности (нпр. при повезивању уређаја на напајање) или при отказу у управљачко/заштитном блоку или блоку помоћног напајања.

Отпорност R_G се прорачунава на већ изложен начин (према изразу I.1), с тим да је на месту V_L потребно применити стварну вредност излазног напона побудног кола (упоредити на слици I.11 податак за *high-level output voltage* у односу на *supply voltage*).

Ако струјне могућности излазног појачивача нису довољне за побуду одговарајућег тиристора, оне се могу повећати додавањем транзистора T_Q у споју са заједничким емитером као додатног струјног појачавача. Отпорник у бази транзистора, R_B , се бира тако да транзистор ради у засићењу када проводи, односно када се производи ток струје i_G .



Слика I.11. Повећање струјних могућности побудног кола додавањем транзистора као струјног појачавача

Галвански изоловано напајање (Слика I.10) се остварује у некој од изведби галвански изолованих напајача (најчешће у *flyback* поставци). Напајач треба да оствари потребан ниво излазне струје, излазни напон довољно мале таласности у целом опсегу промене струје и потребан ниво изолације између примарног и секундарног кола. Више речи о поставкама и раду напајача ће бити у засебном поглављу.

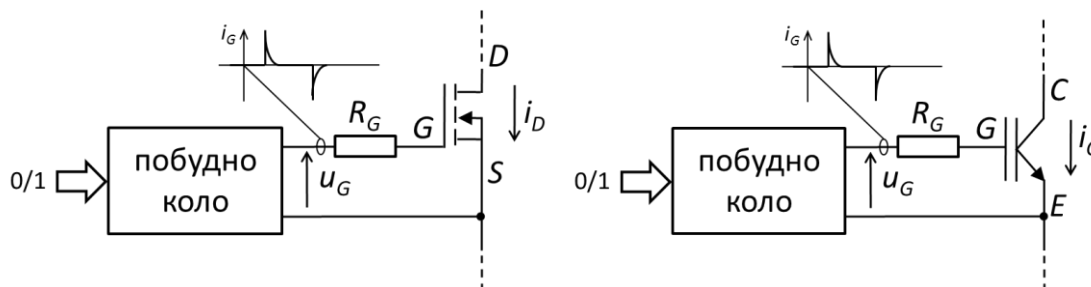
В. Побудна кола за *MOSFET* и *IGBT* израђене на силицијумској (*Si*) основи

Пре разматрања о захтевима при побуди биће упоређене основне особине *MOSFET* и *IGBT* транзистора на *Si* основи:

- *MOSFET* транзистори се израђују за рад на напонима до неколико стотина Волти (<600V), тј. за рад у колима која се напајају из исправљеног једносмерног напона (називно 400V), док се *IGBT* транзистори израђују за рад на напонима до неколико хиљада Волти (уобичајено 1200V, max. 3300V), тј. за рад на колима која се напајају из исправљеног трофазног напона (називно 600V)
- *MOSFET* транзистори раде на учестаностима прекидања до неколико стотима хиљада Херца (~100kHz), док *IGBT* транзистори раде на учестаностима прекидања до неколико десетина хиљада Херца (~10kHz);
- *MOSFET* и *IGBT* транзистори обично имају уграђену праметнуту диоду (у кућишту или на *Si* основи) чије су особине усаглашене са особинама транзистора (средња струја провођења, пробивни напон, брзина пркидања) тако да није потребно спајање додатне диоде у коло.

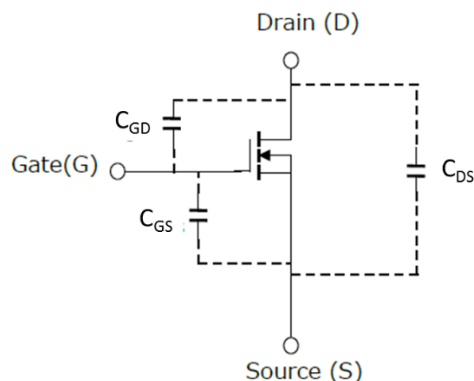
Побуда *MOSFET* транзистора се остварује довођењем напона између гејта (*G*) и сорса (*S*), U_{GS} (Слика I.12.а); побуда *IGBT* транзистора се остварује довођењем напона између гејта (*G*) и емитера (*E*), U_{GE} (Слика I.12.б). Они су напонски управљане прекидачке компоненте за које вежи:

- да би прешли у проводно стање потребно је довести напон, U_{GS} односно U_{GE} , виши од прага провођења, U_{GS-th} односно U_{GE-th} ;
- да би прешли у непроводно стање потребно је довести напон, U_{GS} односно U_{GE} , нижи од прага провођења;
- гејт је изолован у односу на остатак полупроводничког споја – компонента се понаша као капацитивност између:
 - (код *MOSFET* транзистора) гејта и сорса (C_{GS}) и гејта и дрејна (C_{GD});
 - (код *IGBT* транзистора) гејта и емитера (C_{GE}) и гејта и колектроа (C_{GC});
- у устаљеном стању, када компонента проводи или не проводи; не тече струја гејта, i_G , и не постоје губици оджавања компоненте у том стању.



Слика I.12. Повезивање побудног кола за: а) *MOSFET* и б) *IGBT*

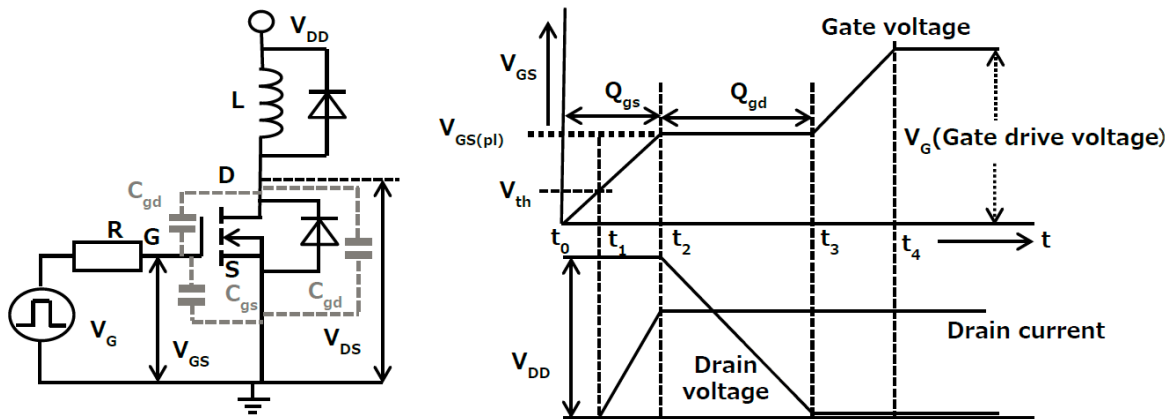
Као што је претходно речено спој гејта се понаша као капацитивност. На Слици I.13 су приказане капацитивности *MOSFET* транзистора (аналогно су дефинисане капацитивности *IGBT* транзистора) које ће бити коришћене у објашњењу прелазних појава при укључењу и искључењу компоненти и одређивању захтева за пробудна кола.



Слика I.13 Капацитивности *MOSFET* транзистора (аналогно су дефинисане капацитивности *IGBT* транзистора)

Наведене капацитивности су променљиве са променом стања транзистора, односно са променом напона на његовим крајевима, па се у анализама прелазних појава најчешће разматрају количине наелектрисања, $Q[C]$, усадиштене у тим капацитивностима, а не поменуте капацитивности. На Слици I.14 приказане су прелазне појаве током укључења *MOSFET* транзистора у колу са индуктивним оптерећењем (L потрошач и замајна диода):

- Када напон U_{GS} достигне праг провођења, V_{th} , транзистор почиње да проводи, односно да преузима струју од замајне диоде – период $t_1 \div t_2$. Од тренутка почетка укључења (t_0) до t_2 пуни се капацитивност C_{GS} количином наелектрисања Q_{GS1} из побудног кола (извора V_G); у том периоду напон U_{GD} се не мења.
- Након што је транзистор преузео струју диоде, она се гаси и напон U_{DS} опада, тј. транзистор се приближава стању затвореног прекидача – период $t_2 \div t_3$. Напон U_{GD} се повећава до вредности приближно једнаке напону напајања побудног кола (V_G), а капацитивност C_{GS} се пуни количином наелектрисања Q_{GD} која долази из енергетског дела кола. Током овог периода, тзв. Милеровог периода, напон U_{GS} се незнатно мења што се препознаје по заравњењу у његовом одзиву, тзв. платоу – $V_{GS(pl)}$.
- Транзистор постаје затворен прекидач када напон U_{DS} опадане на вредност напона провођења - тренутак t_3 . Напон U_{GS} се повећава до вредности (V_G) коју одеђује побудно коло; капацитивност C_{GS} се пуни додатном количином наелектрисања Q_{GS2} из побудног кола – период $t_3 \div t_4$.



Слика I.14. Коло индуктивно оптерећеног *MOSFET* транзистора и временске промене напона U_{GS} и величина у енергетском делу кола.

На основу претходне анализе може се одредити енергија тока количине наелектрисања у капацитивност гејта током укључења транзистора. Наиме енергија коју побудно коло треба да да се изражава на начин:

$$E_{GS} = \int_0^{t_4} U_{GS}(\tau) \cdot i_G(\tau) \cdot d\tau, \quad [I.5]$$

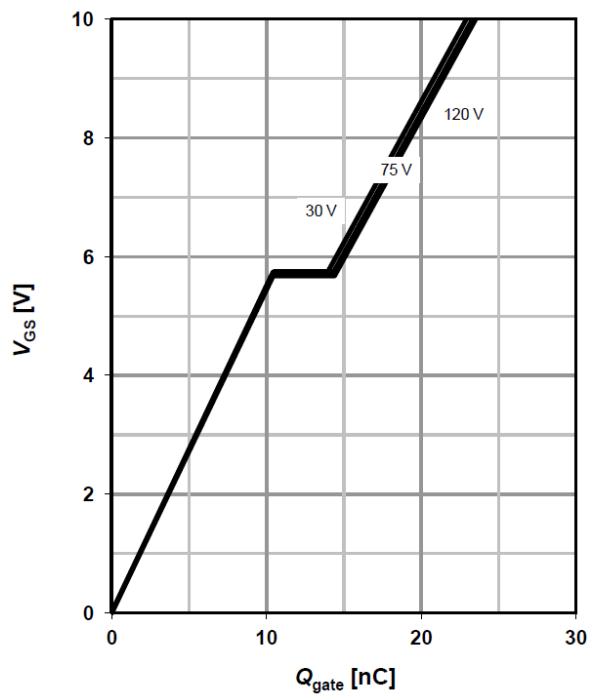
где је i_G струја која од побудног кола тече према гејту. Ова струја је везана за протеклу количину наелектрисања Q_{GS} на начин:

$$i_G(t) = \frac{dQ_{GS}}{dt}. \quad [I.6]$$

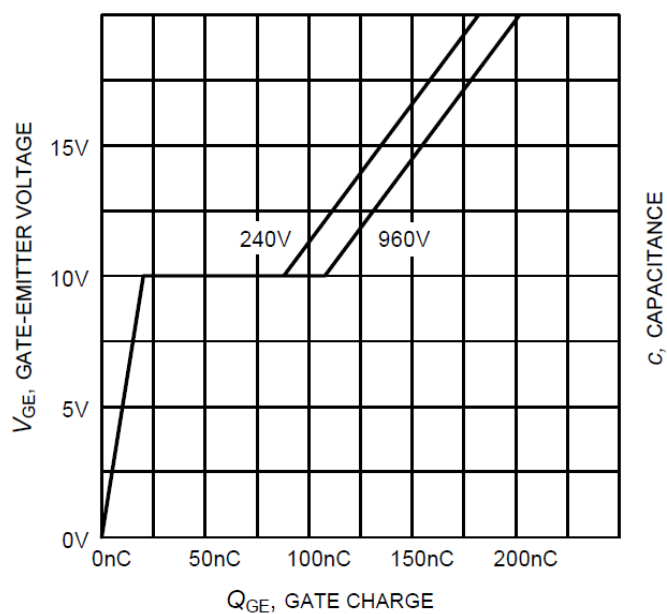
Применом I.6, израз I.5 се своди на:

$$E_{GS} = \int_0^{t_4} U_{GS}(\tau) \cdot \frac{dQ_{GS}}{d\tau} \cdot d\tau = \int_0^{Q_{GS}} U_{GS}(\tau) \cdot dQ_{GS} \quad [I.7]$$

Произвођачи *MOSFET* и *IGBT* транзистора дају карактеристику међузависности промене напона U_{GS} и протекле количине наелектрисања Q_{GS} током прелазног периода укључења – на Слици I.15 је приказана карактеристика $U_{GS} = f(Q_{GS})$ за *MOSFET* транзистор, а на Слици I.16 одговарајућа карактеристика за *IGBT* транзистор. Према изразу I.7 енергија тока наелектрисања у капацитивност гејта одговара површини испод криве карактеристике до нивоа напона V_G .



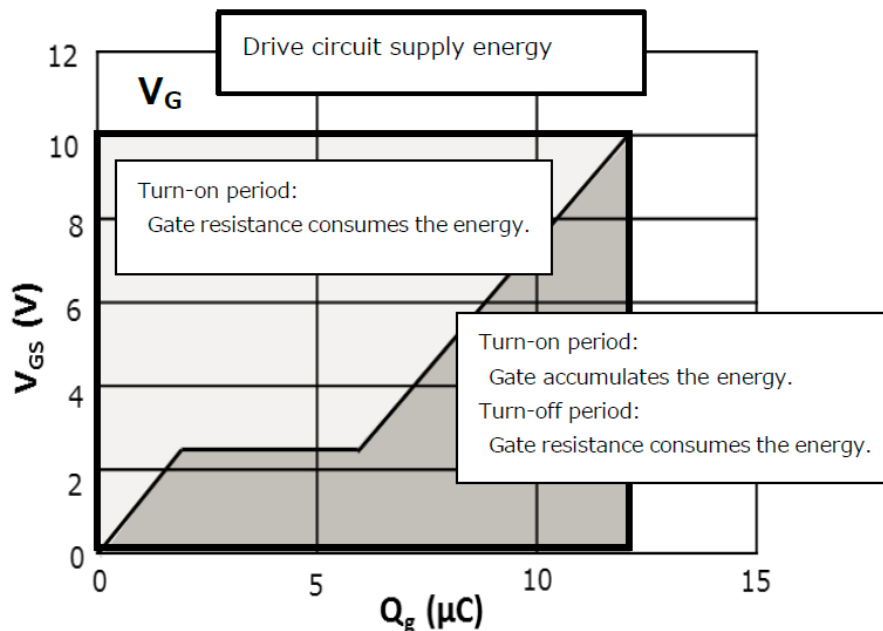
Слика I.15. Карактеристика $U_{GS} = f(Q_{GS})$ за MOSFET транзистор IPB200N15N3 G [150V, 50A] произвођача Infineon (напон напајања енергетског дела кола је параметар, 30V – 120V)



Слика I.16. Карактеристика $U_{GS} = f(Q_{GS})$ за IGBT транзистор IGW25T120 [1200V, 25A] произвођача Infineon (напон напајања енергетског дела кола је параметар, 30V – 120V)

Додатно, на основу датих дијаграма одређује се енергија која се ослобађа на отпорности R_G и енергија коју предаје побудно коло. Наиме, као што је дато на Слици I.17, енергија коју предаје побудно коло одговара укупној површини $V_G \times Q_{GE}$, где је крајње стање $U_{GS} = V_G$. Енергија која се

развија на отпорности R_G одговара разлици енергије коју предаје побудно коло и енергије која тече у гејт, а што одговара површини изнад криве $U_{GS} = f(Q_{GS})$ до нивоа V_G .



Слика I.17. Износи енергије тока количине наелектрисања у капацитивност гејта, енергије која се ослобађа на отпорности R_G и енергије коју даје побудно коло

При пројектовању побудног кола и напајања за њега, основни податак који је потребно дефинисати је средња снага коју оно треба да да на свом излазу. Тренутна снага се рачуна као временски извод тока енергије:

$$p_G = \frac{de_G}{dt}, \quad [I.8]$$

а, на основу тога, средња вредност снаге коју је потребно да побудно коло уложи у укључење транзистора током јединог периода прекидања износи:

$$P_G = \frac{\Delta e_G}{\Delta T} = \frac{E_G}{T_{PWM}} = E_G \cdot f_{PWM} \quad [I.9]$$

где је E_G енергија коју даје побудно коло, а f_{PWM} учестаност прекидања транзистора.

Пример прорачуна P_G

На основу претходних израза види се да енергија и снага коју је потребно уложити у прелазне периоде сразмерно зависи од напона који обезбеђује побудно коло – са повећањем напона, повећавају се и губици побуде транзистора.

Са друге стране, један од основних захтева који се поставља пред побудно коло је да обезбеди напон U_{GS} довољно висок у односу на праг провођења V_{th} да смањи унуташњу отпорност између енергетских прикључака, односно пад напона у стању провођења. Излазна карактеристика *IGBT* транзистора у стању провођења, приказана на Слици I.18, показује смањење напона колектор –

емитер, U_{CE} , при повећању напона U_{GE} . Такође, карактеристика десно додатно наглашава ову појаву (потребу) при повећању температуре споја, T_J .

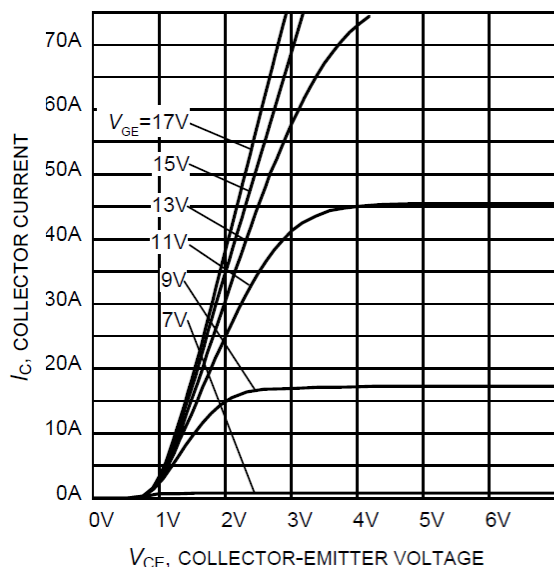


Figure 5. Typical output characteristic
($T_J = 25^\circ\text{C}$)

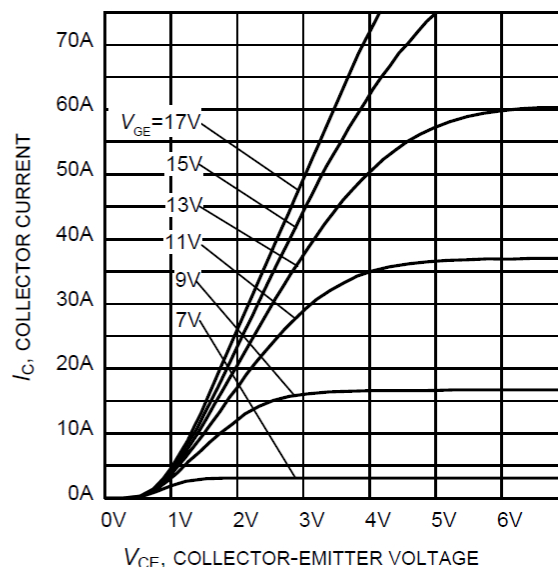


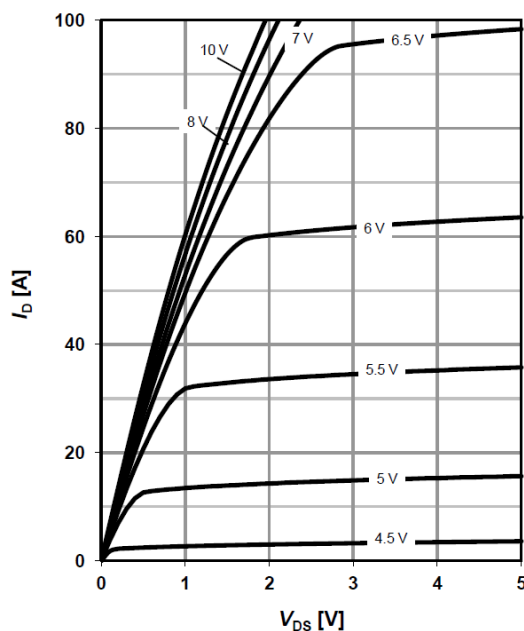
Figure 6. Typical output characteristic
($T_J = 150^\circ\text{C}$)

Слика I.18.

Подударно се очитава и на излазној карактеристици *MOSFET* транзистора у укљученом стању, датој на Слици I.19. у виду смањења напона дрејн – сорс, U_{DS} , и смањењу унутрашње отпорности R_{DS} при повећању напона U_{GS} .

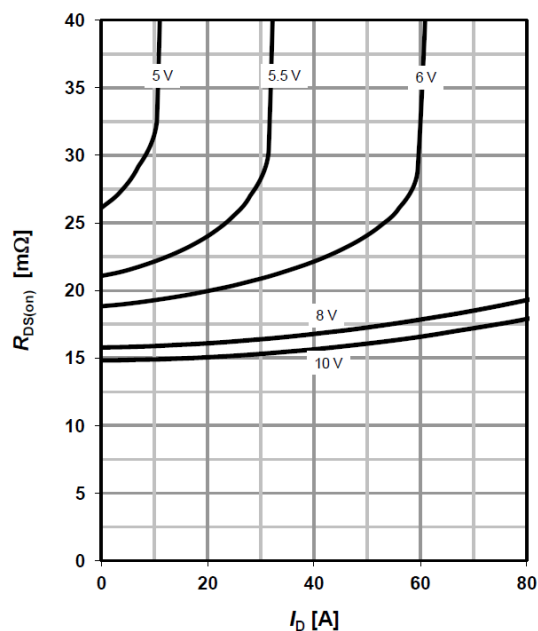
$$I_D = f(V_{DS}); T_J = 25^\circ\text{C}$$

parameter: V_{GS}



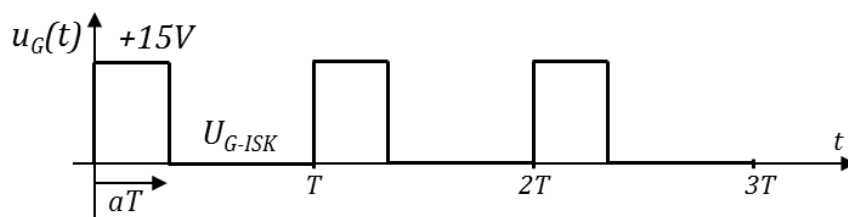
$$R_{DS(on)} = f(I_D); T_J = 25^\circ\text{C}$$

parameter: V_{GS}



Слика I.19.

Облици побудних сигнала транзистора



Слика I.20.

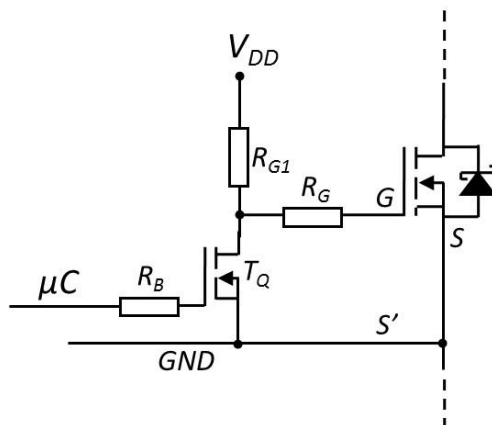
Поставке побудне јединице MOSFET и IGBT транзистора

Поставке побудних кола датих у наставку су најчешће примењивана решења, а међу њима постоје она која остварују побуду једног транзистора или полумоста транзистора, она која не остварују галванску изолацију или остварују галванску изолацију и она која подржавају побуду транзистора негативним нивоом напона на гејту у стању непровођења или она која ту могућност не подржавају.

а. Побудно коло на бази емитерског појачавача

Ово побудно коло, приказано на Слици I.21, је најједноставнији облик. Применљиво је за побуду транзистора, једног или више њих, који деле исти потенцијал сорса или емитера. Примена овог кола је значајно ограничена тиме што не остварује једнака времена укључења и искључења главног

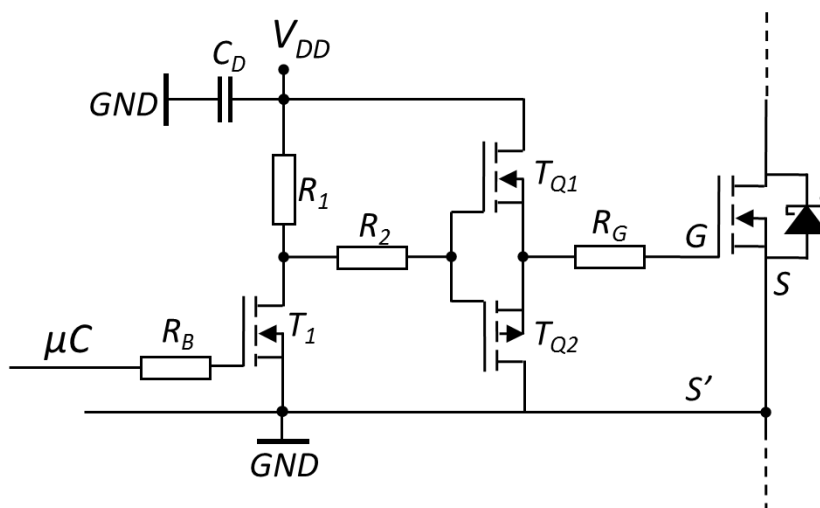
транзистора. Највећи утицај долази услед спорог изласка емитерског појачавача (заснованог на T_Q , R_B и R_{G1}) из стања провођења. Наиме, опадајућа ивица напона на излазним прикључцима T_Q је врло стрма захваљујући његовом брзом преласку у укључено стање, међутим, растућа ивица напона при искључењу, односно прелазак у искључено стање траје за ред величине дужи временски период.



Слика 1.21.

б. Побудно коло на бази *push-pull* појачавача

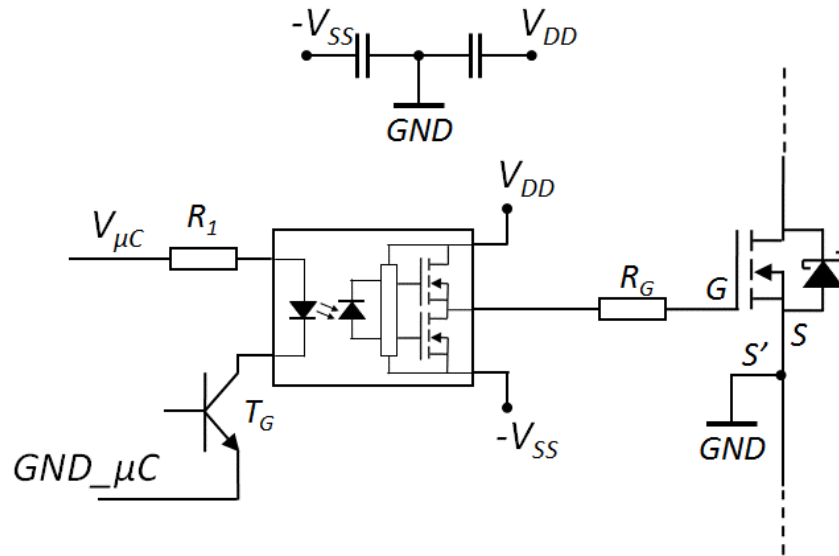
Наведени недостатак претходног кола се превазилази тзв. *push-pull* спрегом транзистора у степену излазног појачавача побудног кола (Слика 1.22). Дата поставка остварује брзе промене напона U_{GS} и струје i_{GS} . Треба, међутим, водити рачуна да ове брзе промене могу имати за последицу стварање краткотрајних, али дубоких пропада у напону напајања побудног кола V_{DD} и тиме угрозити рад других подсклопова који деле исто напајање. Решење представља додатна блок капацитивност C_D , повезана непосредно уз само побудно коло, која обезбеђује брз извор наелектрисања током прелазних периода *push-pull* степена и тиме доприноси стабилности V_{DD} .



Слика 1.22.

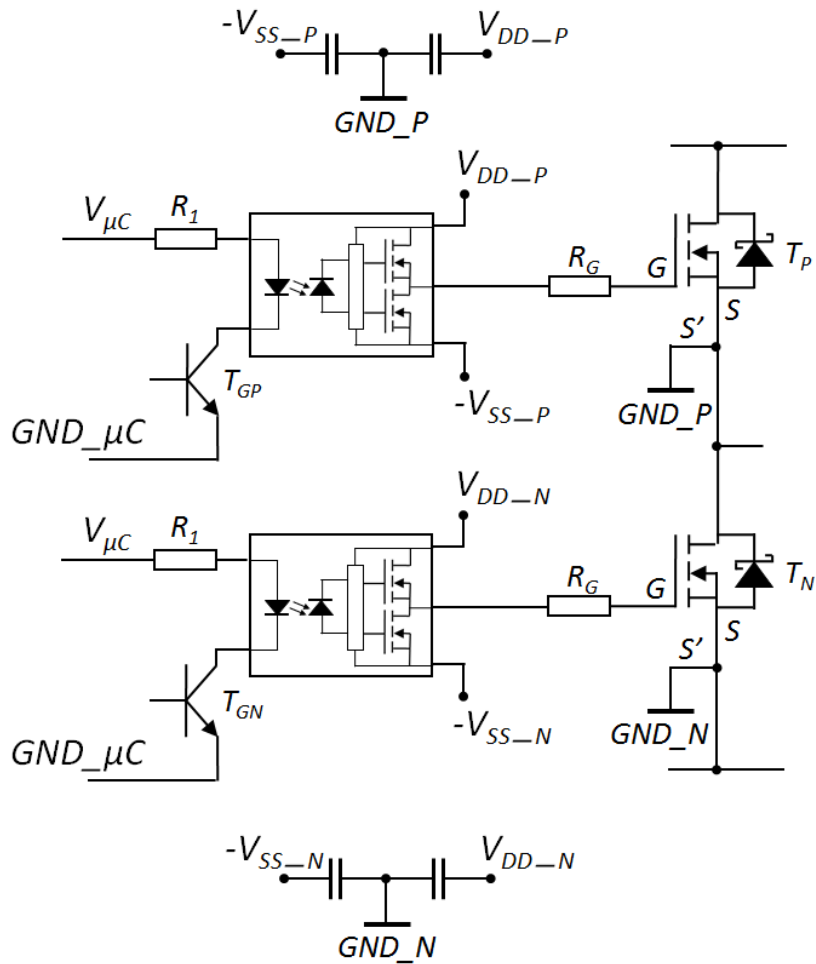
в. Побудно коло са оптокаплером и галвански изолованим напајањем

Ово побудно коло (Слика I.23) остварује све захтеве који се уобичајено постављају пред транзисоре, а што укључује брзе промене напона на гејту, галванску изолацију контролерског степена у односу на енергетски степен и поларизацију гејта негативним напонам при његовом искључењу. На слици I.23 је приказан начин повезивања побудног кола и помећног напајања када је обезбеђен негативан напонски ниво за искључено стање, $-V_{SS}$.



Слика I.23.

Захваљујући остваривању галванске изолације, коло се може применити и за побуду транзистора повезаних у полумост T_P и T_N , као што је приказано сликом I.24.



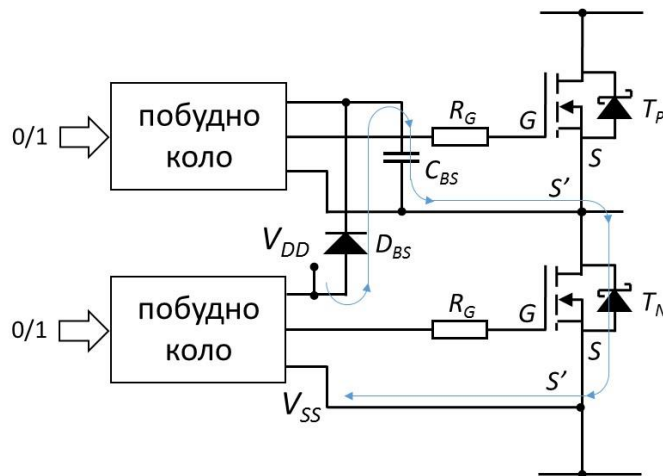
Слика 1.24.

г. Побудно коло са *Bootstrap* степеном

Побудно коло са *Bootstrap* степеном представља решење којим се превазилази потреба за постојањем два галвански одвојена напајања при побуди полумостне везе транзистора. Диода D_{BS} пуни капацитивност C_{BS} када је провадан доњи транзистор полумоста, T_N , путањом која је приказана на слици 1.25. Тако ускладиштено наелектрисање у C_{BS} ће омогућити напајање за побудно коло горњег транзистора у полумосту, T_P , у тренутку када дође тренутак за његово укључење.

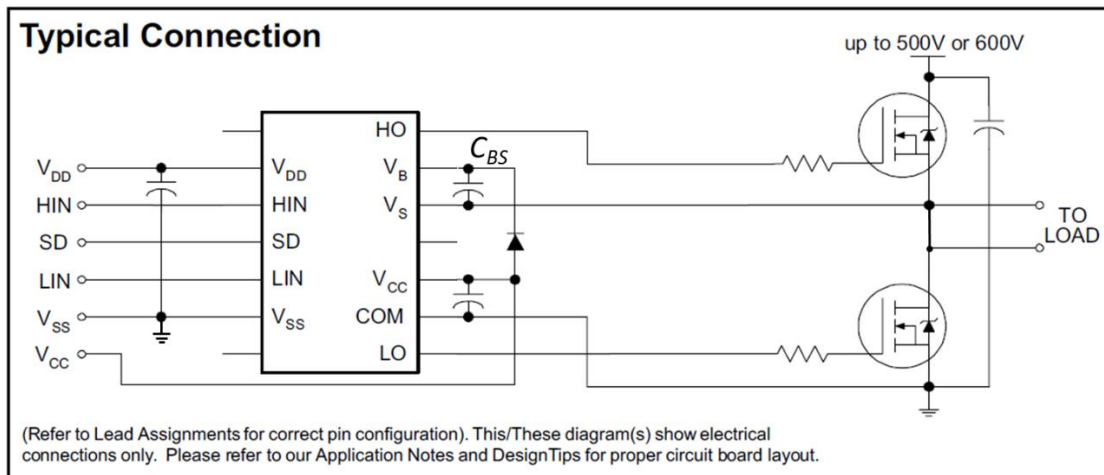
Bootstrap приступ има и неколико ограничења у примени. Прво, почетак рада претварача и побудног кола је потребно започети укључењем доњег транзистора. Друго, како дужина вођења T_P одређује временски период који остаје за пуњење C_{BS} , мора се ограничити максималан период вођења T_P унутар периоде прекидања.

Треба имати у виду и да је овакав вид побуде знатно непоузданији у односу на претходно изложено решење са засебним напајањима за побудна кола транзистора у полумосту (прегоревањем неког од транзистора долази до уништења и оба побудна кола у највећем броју случајева). То се може видети и по томе што савремена решења све ређе примењују *Bootstrap* приступ.



Слика I.25.

Слика I.26 приказује начин повезивања једног побудног кола заснованог на *Bootstrap* приступу. Уобичајена вредност капацитивност C_{BS} је око $10\mu\text{F}$.



Слика I.26. Повезивање побудног кола IR2110

Избор отпорника у гејту транзистора, R_G

Основна улога отпорника R_G је да одреди струју пуњења капацитивности гејта при укључењу транзистора и струју пражњења исте приликом искључења транзистора. Ове вредности су једнаке и износе:

$$\widehat{I_{G-ukl}} = \frac{V_{DD} - V_{SS}}{R_G} \quad []$$

где је $\widehat{I_{G-ukl}}$ вредност почетне струје пуњења капацитивности гејта, V_{DD} позитиван напон напајања побудног кола, а V_{SS} негативан напон напајања побудног кола. Треба приметити да ће капацитивност C_{GS} на почетку процеса укључења бити напуњена на напон V_{SS} , а да ће на почетку процеса искључења бити напуњена на напон V_{DD} . На пример, ако $V_{DD} = 15\text{V}$, $V_{SS} = -5\text{V}$, а $R_G = 50\Omega$, капацитивност C_{GS} ће на почетку процеса укључења бити напуњена на напон $U_{GS} = V_{SS} = -5\text{V}$.

Ако је $R_G = 50\Omega$ и за вредности напона напајања претходно дате почетна струја гејта ће износити:

$$\widehat{I_{G-uklJ}} = \frac{15 - (-5)}{50} = 0,4A \quad []$$

Одређујући струју пуњења капацитивности гејта, R_G обликује прелазне појаве и на енергетским крајевима транзистора:

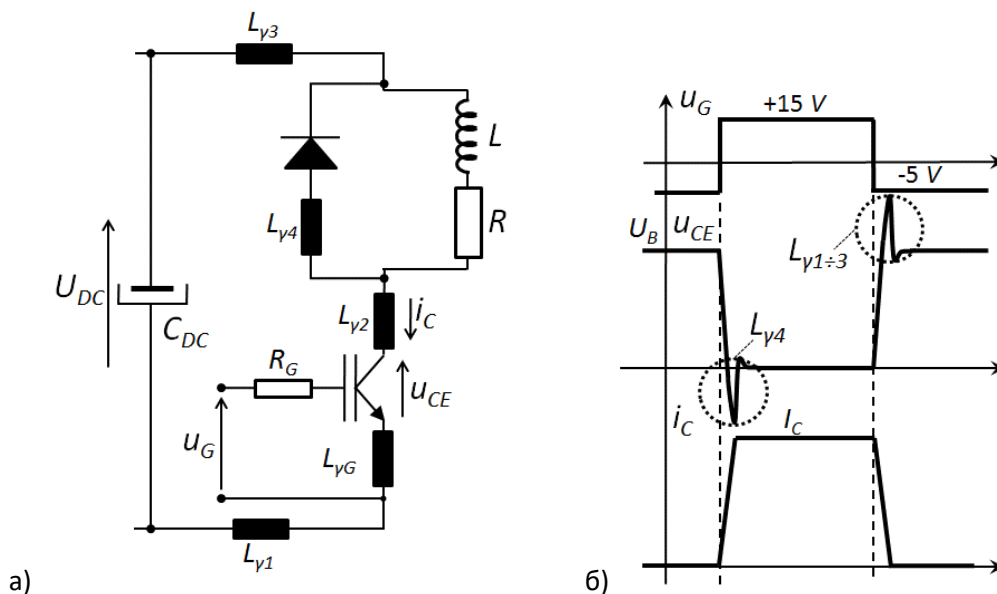
- мала вредност R_G повећава брзину прелазних појава у напону u_{CE} и струји i_C што их чини подложним прелазним пребачајима и осцилацијама. Пребачаји и осцилације оптерећују компоненту напонски, односно струјно, али и термички - повећавајући прекидачке губитке;
- велика вредност R_G доводи до смањења брзине прелазних појава што непосредно повећава прекидачке губитке, повећава потребно мртво време и, као последицу, нарушавање квалитета излазне струје.

Следи да је избор R_G питање оптимизације односа претходно наведених показатеља понашања компоненте. У том сплету важну улогу има поставка претварача и побудног степена на штампаној плочи, а односи се на присуство паразитних индуктивности: 1. на путањи побудног сигнала и 2. у енергетском делу кола. На Слици 1.27.а су приказана места у којима се јављају поменуте паразитне индуктивности.

Међу њима L_{YG} је паразитна индуктивност на путањи побудног сигнала. Она делује на спрегу побудног кола са транзистором тако што током прелазних појава, када се услед наглих промена струје i_C на њој индукује напон, он повратно утиче на излаз побудног кола. Последица њеног утицаја су осцилације величина у колу.

Паразитне индуктивности $L_{Y1}, L_{Y2}, L_{Y3}, L_{Y4}$ утичу на одзиве величина у енергетском делу кола. Наиме, енергија акумулирана у њима нема замајну путању кроз коју би се празнила (као што је случај са енергијом акумулираном у индуктивности потрошача) већ се приликом искључења транзистора (L_{Y1}, L_{Y2}, L_{Y3}) или замајне диоде (L_{Y4}) њихова енергија претвара у пренапон на транзистору и замајној диоди као што је приказано на слици 1.27.б. Ови прескоци у напону су, по правилу, праћени осцилацијама са малим степеном пригушења. Вредности свих претходно наведених паразитних индуктивности је сразмерна са дужином вода на коме се испољава.

Лоша поставка, односно упоредиво велике дужине водова у колу и велике вредности индуктивности, се може надоместити повећањем отпорности R_G . Са друге стране, добра поставка код које су електролитски кондензатор C_{DC} , замајна диода и енергетски крајеви транзистора повезани на малом међусобном растојању широким везама, које иду једна изнад друге по слојевима штампане плоче, и код које је побудно блиско смештено уз гејт и емитер транзистора, неће испољавати тежњу да осцилује и омогућиће ниже вредности R_G и све повољне особине које из тога следе.



Слика 1.27. а) Паразитне индуктивности у побудном колу и енергетском колу претварача. б) Утицај паразитних индуктивности на одзиве величина

Биполарно напајање побудног кола, V_{DD}/V_{SS}

При искључењу транзистора, када напон u_{CE} има велику стрмину пораста (велико du_{CE}/dt) јавља се ток струје значајне струје кроз капацитивност C_{GC} (види слику 1.13) која тече у гејт транзистора и пуни капацитивност C_{GE} . Долази до повећања напона гејта који не дозвољава наставак процеса искључења компоненте. Продужен рад у активној области може значајно повећати прекидачке губитке у транзистору.

До сличне појаве може доћи и када промену напона u_{CE} узрокује друга компонента у колу. Сада поменути след дешавања може довести до паразитног укључења транзистора.

Постоје два начина да се отклони паразитни ток струје са излазних прикључака ка гејту. Први је постављање капацитивности између гејта и емитера чија вредност мора да буде довољно велика да прихвати паразитну струју и не дозволи раст напона гејта. Негативна страна додавања ове капацитивности је успоравање рада транзистора.

Делотворно решење је побуда транзистора биполарним управљачким сигналом u_G као што је приказано на сликама 1.23 и 1.24. Потребно је располагати са одговарајућим биполарним напајањем за побудно коло (V_{DD}/V_{SS}).

Заштитне функције побудног кола

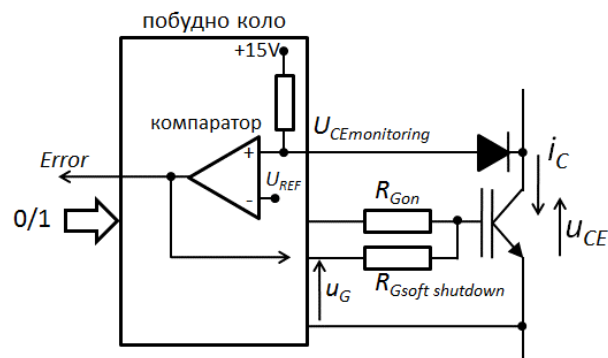
Савремена побудна кола за *IGBT* и *MOSFET* транзисторе су опремљена и скупом заштитних функција које могу заштити компоненту у случају квара или неправилног управљања. Овде ће бити изложене

основне међу њима: заштита од кратког споја, заштита од неконтролисаног напона на гејту и заштита од нестабилног напона напајања побудног степена.

а. Заштита од кратког споја

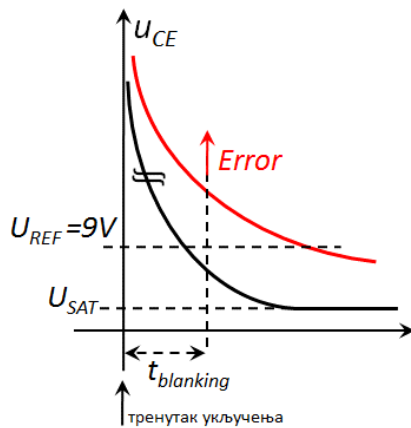
Овде се под кратким спојем подразумева стање где се транзистор укључује или проводи тако да кратко спаја крајеве напона напајања U_{DC} . До овог може доћи неправилним управљањем, нпр. када се истовремено побуде транзистори у полумосту (нпр. транзистори T_P и T_N у полумосту на Слици I.24), услед кратког споја између излазних прикључака претварача (када корисник погрешно повеже излазне прикључке или дође до кратког споја / напонског пробоја у потрошачу) или услед квара у самом претварачу (када један од транзистора у полумосту пробије као кратак спој, а други добије побуду да се укључи). Заштита од кратког споја има задатак да препозна ово стање и да у што краћем времену контролисано искључи транзистор. Пепознавање стања кратког споја се ослања на то да напон на главним прикључцима транзистора не може да опадне на ниво напона укљученог стања – он је једнак напону U_{DC} . У ту сврху се мери напон u_{CE} (или u_{DS}) и пореди са задатом вредношћу.

Принципска шема дела који остварује заштиту од кратког споја је дата на Слици I.28. Мерење напона u_{CE} се остварује диодом повезаном на колектор транзистора: када је захтевано укључење транзистора прати се напон на транзистору доведен на прикључак $u_{CEmonitoring}$. Овај напон се пореди са задатом вредношћу, U_{REF} , помоћу компаратора: ако је $u_{CEmonitoring}$ веће од U_{REF} излаз компаратора ће постати висок. Висок ниво излаза компаратора одговара стању грешке ($Error = '1'$) и тада је потребно што пре отпочети са искључењем транзистора. Пре пуштања ове функције у рад, а после довођења побудног сигнала за укључење, потребно је оставити довољно времена да транзистор може да оде у zasiћење, тзв. *blanking time* (Слика I.29.а). Али ако након истека тог времена u_{CE} не падне испод U_{REF} , доћи ће до активирања грешке и поступка за сигурно искључење транзистора.

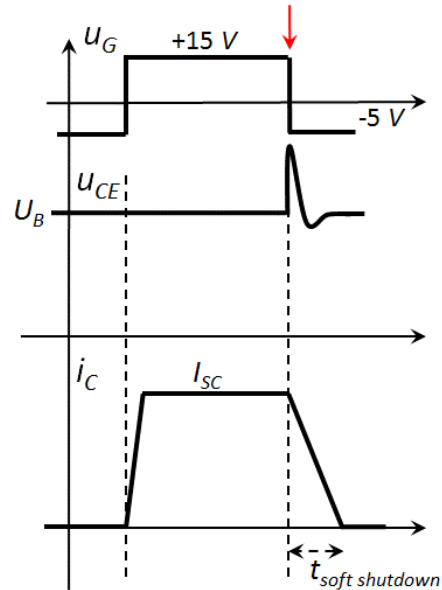


Слика I.28. Поставка дела побудног кола који остварује заштиту од кратког споја

Међутим, искључење транзистора не сме бити нагло – нагло искључење би довело до појаве пренапона на транзистору и до његовог пренапонског уништења, као што је приказано на Слици I.29.б). Меко искључење транзистора (*soft shutdown*) се остварује тако што се управљачки сигнал за искључење доводи преко отпорника посебно предвиђеног за ту намену, $R_{Gsoft\ shutdown}$. Његова вредност је обично $\sim 10x$ већа од отпорности којом се транзистор укључује и искључује, тј. R_G .



а)



б)

Слика 1.29. а) Мерење напона u_{CE} . б) Меко искључење транзистора (*soft shutdown*) након препознатог стања кратког споја

б. Заштита од неконтролисаног напона на гејту

Преко излазног пина побудног кола (на који се везује R_G) се мери напон гејта. Ако напон на гејту не одговара нивоу управљачког сигнала, тј. стању *LED* диоде, активираће се грешка неконтролисаног напона на гејту.

в. заштита од нестабилног напона напајања побудног степена

II. Мерни претварачи струје у колима енергетске електронике

Мерење струје у колима енергетске електронике се своди на претварање величине тока струје у електрични напон који је сразмеран струји тако да ово претварање не утиче на рад кола. Зашто је потребно претворити струју у напон? Сигнал напонског облика се може даље обрађивати: применом аналогних кола може се појачати, слабити, филтрирати, поредити са другом вредношћу (нпр. поредити са задатом вредношћу која одговара струјном преоптерећењу у сврху заштите), претворити у дигиталну величину (*A/D* конвертором да би се даље кориситила у микро контролеру у сврху регулације и сл.), итд.

Постоји три основна начина којима се остварује мерење струје у колима енергетске електронике, а то су: путем редне (шант) отпорности, путем струјног трансформатора и путем мерног претварача

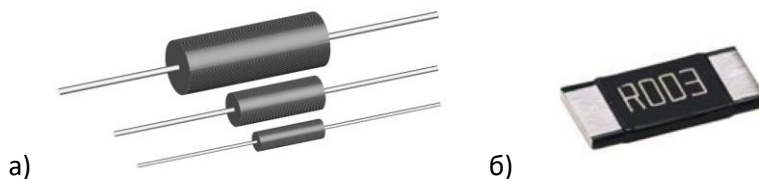
заснованог на Холовом ефекту. У наставку ће бити објашњени принципи њиховог рада, основне карактеристике и примери елемената.

А. Мерење струје помоћу редне отпорности

Најједноставнији начин мерења струје је помоћу редно повезаног отпорника у вод кроз који се мери струја. Овако повезан отпорник се назива и шант отпорник. Његова вредност мора бити мала како не би утицао на рад кола. Креће се од десетине $m\Omega$ до неколико десетина $m\Omega$. Вредност очитаног напона је сразмерна интензитету струје. За мале вредности отпорности очитан напон ће бити мали па је тај напон потребно појачати одговарајућим појачавачем.

Претпоставка о сразмерности струје и напона стоји ако отпорник представља искључиво отпорност између својих крајева. Међутим, на вишим учестаностима се унутар отпорника испољавају и паразитна индуктивност и, са знатно мањим утицајем, његова паразитна капацитивност. Ако се мере појаве које могу имати нагле промене, што је чест случај код претвараача енергетске електронике због прекидачког начина рада, ови паразитни чиниоци ће значајно изобличити очитан напон у смислу да ће се промена топологије кола пресликати у очитану вредност и да ће се јавити осцилације у очитаној величини.

Отпорници посебне израде са изузетно малом индуктивношћу, предвиђени су управо за мерење струја у таквим условима. Називају се АС отпорници (*AC resistors*), отпорници мале индуктивности (*low-inductance / non-inductive resistors*), отпорници за мерење струје (*current sensing resistors*). На Слици II.1 су приказани: а) АС отпорници са прикључцима који пролазе кроз штампану плочу и леме се на супротној страни (*through-hole*) и б) АС отпорник који се површински леме (*surface mount device - SMD*).



Слика II.1. АС отпорници: а) са прикључцима који пролазе кроз штампану плочу и леме се на супротној страни; б) који се површински леме

III. Мерни претварачи напона у колима енергетске електронике

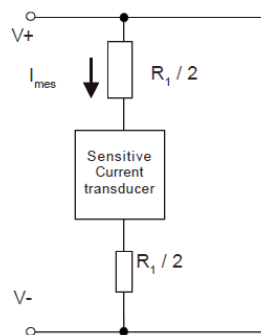
Мерење напона високих вредности, од реда стотина Волти до реда десетина кило Волти, које су уобичајене у претварачима енергетске електронике, се у својој основи заснива на успостављању тока оточне струје, сразмерно мале вредности у односу на главни ток, и претварање ове струје у напонски сигнал који се може даље обрађивати аналогним и дигиталним колима. Постоји један начин за успостављање оточног тока струје – повезивање оточне (паралелне) отпорности између тачака мереног напона, чија вредност одређује вредност оточне струје. Али, постоји више метода за претварање мерене оточне струје у напонски сигнал и према њима ће бити сврстани мерни претварачи напона.

A. Мерење напона Холовим елементом у затвореној спрези

Основна разлика у односу на мерење струје истом методом је у томе што овде постоји и примарни намотај који проводи оточни ток струје, који успоставља поље у магнетском језгру мерног претварача. Оточна струја је мале вредности па је број навојака примарног намотаја велик да би се у језгру развила потребна вредност интензитета магнетског поља. (Код струјног мерног претварача са Холовим елементом примарни намотај представља проводник обухваћен језгром).

На Слици II.2 је приказан улазни степен мерног претварача који успоставља ток оточне струје. Отпорност $R1$, подељене у две половине, одређује отпорност оточне гране и ток оточне струје, $I_{mes}=V/R1$, сразмеран напону, V , између мерних тачака, $V+$ и $V-$. Тачно мерење захтева, прво, да $R1$ буде мале толеранције и да има стабилну вредност у пуном опсегу мерења. Овде треба истаћи да губици који се развијају на $R1$ доводе то пораста његове температуре и тиме промене отпорности. Друго, степен који претвара оточну струју мора бити прилагођен за мерење струје у датом опсегу вредности.

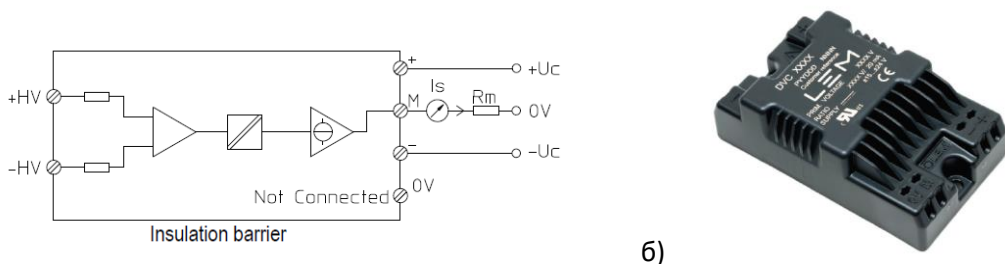
Отпорник $R1$ је раздељен на две половине да би се ограничио утицај потенцијала мерних тачака, $V+$ и $V-$, на успостављање паразитних струја ка излазном степену мерног претварача. Половине $R1$ ће повећати импедансу између мерних тачака и наредног степена претварача и тако ограничити паразитне струје.



Слика II.2. Коло којим се успоставља ток оточне струје (улазни степен мерног претварача)

Гледано са узне стране, мерни претварачи се остварују на два начина, они са уграђеним отпором R_1 и они код којих корисник повезује овај отпор. У другом случају, корисник може у пуном износу прилагодити улазни мерни степен излазном степену мерног претварача.

У излазном степену се секундарна струја Холовог елемента претвара у напонски сигнал на отпорности R_M која може бити уграђена у мерни претварач или бити спојена ван њега од стране корисника. На слици II.3 је приказан начин повезивања и унутрашња блок шема мерног претварача код кога се отпорност R_M додаје споља. Предност прослеђивања мерене вредности у струјном облику је знатно већа неосетљивост на утицај спољашњих сметњи – претварање струјног податка, I_S , у напонски на R_M се може остварити у близини степена који обрађује мерену вредност напона. Међутим, овде је на кориснику да правилно подеси претварање струјног сигнала у напонски (толеранција R_M , паразитни ефекти итд.).



Слика II.3. а) Начин повезивања и унутрашња блок шема мерног претварача *Voltage transducer DVC1000* и б) изглед *DVC1000*

Primary nominal DC voltage (continuous)	$U_{PND C}$	V		1000		
Primary nominal AC RMS voltage (continuous)	$U_{PNA C}$	V		1000		$f \leq 100 \text{ Hz}$
Primary voltage, measuring range	U_{PM}	V	-1500		1500	
Measuring resistance	R_M	Ω	0			See derating on figure 1
Secondary nominal RMS current	I_{SN}	mA		20		
Secondary current	I_S	mA	-30		30	Full primary voltage range
DC supply voltage =	U_C	V	± 15	± 20	± 24	+5 % / -7 % on voltage range
Sensitivity	S	$\mu A/V$		20		
Delay time @ 10 % of the final output value U_{PN} step	t_{D10}	μs		5		
Delay time @ 90 % of the final output value U_{PN} step	t_{D90}	μs		12		
Frequency bandwidth (-3 dB) (-1 dB)	BW	kHz		35 20		
Resistance of primary circuit	R_p	M Ω		12.6		

Слика II.4.

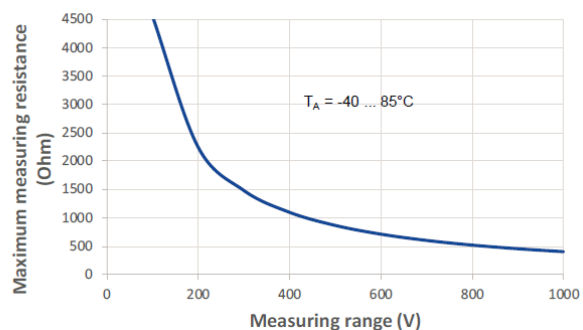
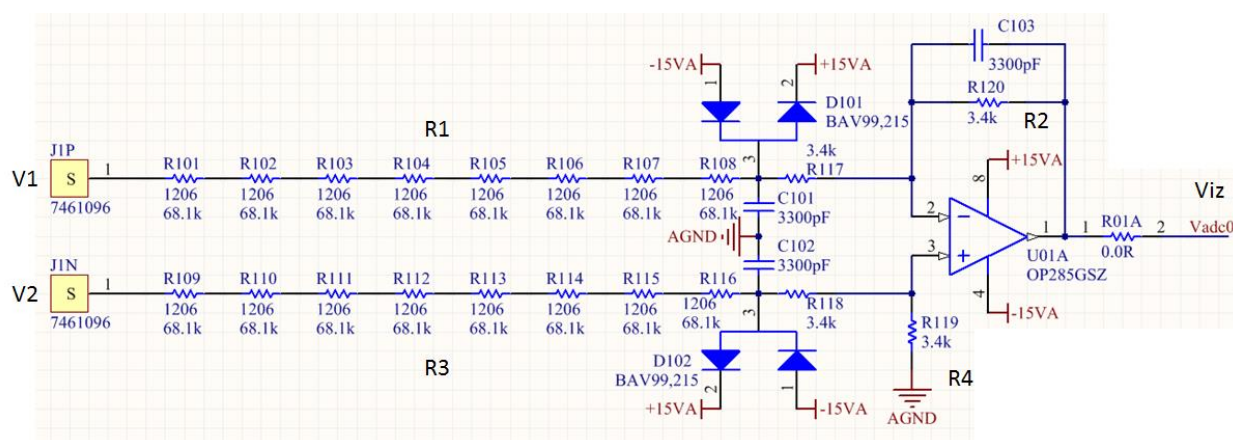


Figure 1: Maximum measuring resistance

$$R_{u\max} = \left(\frac{465000}{U_p} - 67 \right) \Omega$$

Слика II.5.

Б. Мерење напона диференцијалним појачавачем са великом улазном импедансом



Одређивање појачања диференцијалног појачавача:

Појачање које ће бити остварено према $V1$ и $V2$ улазним напонима се може засебно одредити применом суперпозиције – у првом кораку се сматра да је $V2=0$ и одређује се одговарајућа вредност V_{iz} као излаза инвертујућег појачавача:

$$V_{IZ1} = -\frac{R2}{R1} \cdot V1.$$

У другом кораку се сматра да је $V1=0$ и одређује се вредност V_{iz} као излаза неинвертујућег појачавача:

$$V_{IZ2} = \frac{R4}{R3+R4} \cdot \left(1 + \frac{R2}{R1} \right) \cdot V2,$$

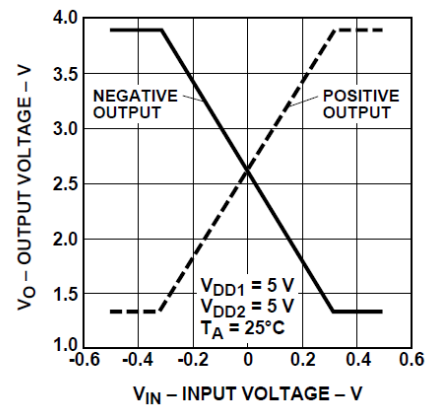
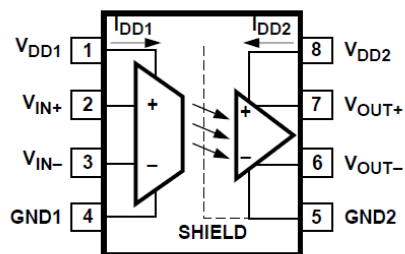
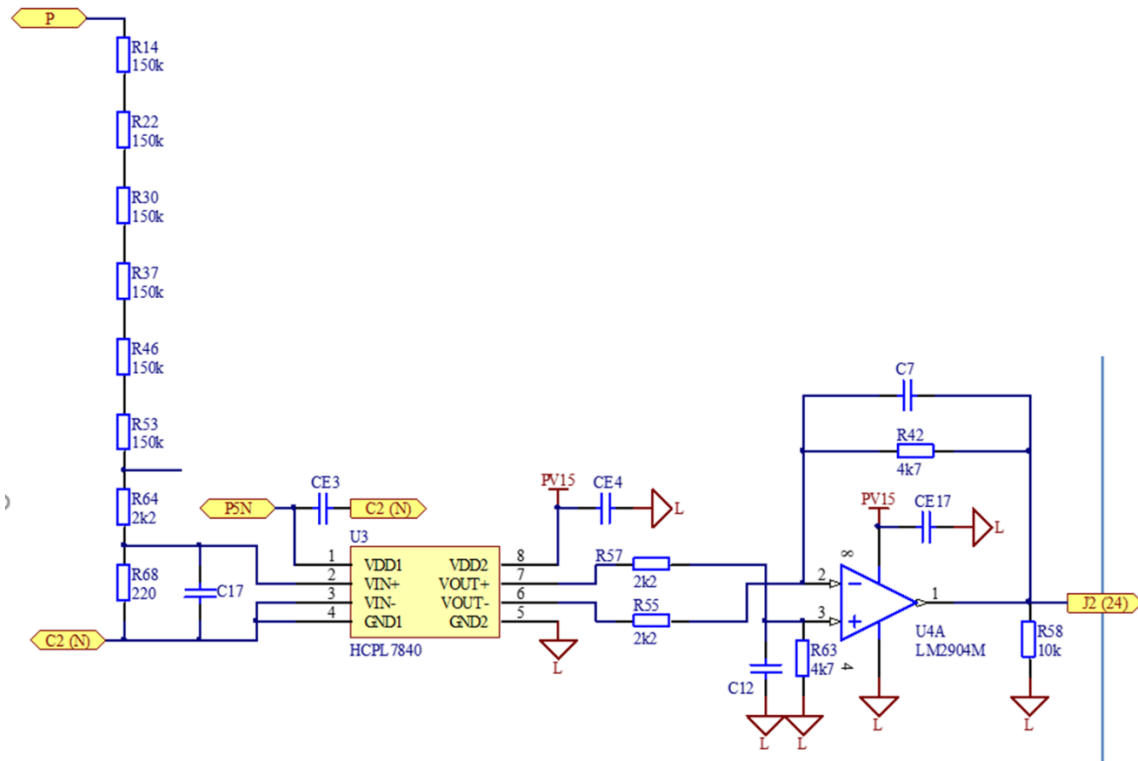
Коначно се добијене вредности саберу да би се добила права вредност V_{iz} :

$$V_{IZ} = -\frac{R2}{R1} \cdot V1 + \frac{R4}{R3+R4} \cdot \frac{R1+R2}{R1} \cdot V2.$$

Ако су одговарајуће вредности отпора једнаке, $R1=R3$ и $R2=R4$, добија се:

$$V_{IZ} = \frac{R_2}{R_1} \cdot (V_2 - V_1).$$

В. Мерење напона изолационим операцион појачавачем



IV. Мерни претварачи температуре у колима енергетске електронике

Постоје четири основне врсте мерних претварача температуре који се уграђују у кола енергетске електронике:

1. отпорници или термистори са негативним температурним коефицијентом (*eng. negative temperature coefficient resistors - NTC*),
2. отпорници или термистори са позитивним температурним коефицијентом (*eng. positive temperature coefficient resistors - PTC*)
3. термопарови (*eng. thermocouples*)⁷
4. *resistance temperature detector - RTD*
5. мерни претварачи засновани на полупроводницима

Њихова примена је одређена називном вредношћу излазне величине, осетљивошћу на промене температуре, опсегом промене температуре, тачношћу, трајношћу и брзином реаговања.

Називна вредност (*base resistance*) излазне величине је вредност отпора или напона датог претварача при одређеној температури (обично 25 °C).

Осетљивост (*sensitivity*) одговара интензитету промене излазне величине (отпора или напона) на промену мерене температуре и изражава се као $\Omega/^{\circ}\text{C}$ или $\text{V}/^{\circ}\text{C}$. Осетљивост је код сваке од врста претварача нелинеарна.

Опсег промене температуре је одређен најнижом и највишом радном температуром мерног претварача. Одређена је углавном материјалном од кога је израђен претварач (T_{min} , T_{max}).

Тачност (accuracy) одређује релативно одступање излазне величине дате класе претварача од називне вредности у одређеној радној тачки ($\Delta\Omega/\Omega$ или $\Delta V/V$). Други начин изражавања је преко промене у очитаној вредности температуре при датој радној температури ($\Delta^{\circ}\text{C}$).

Податак о трајности (или стабилности) је дат преко одступања у очитаној температури током године рада мерног претварача ($^{\circ}\text{C}/\text{god}$).

Брзина или време реаговања (*response time, thermal time constant*) мерног претварача на наглу промену температуре. Изражава се преко временске константе која одговара потребном времену да излазна величина претварача достигне 63% крајње вредности од тренутка нагле промене мерене температуре.

У самој примени битни су и друге карактеристике претварача, као: облик кућишта, осетљивост на сметње, потреба да се добије одговарајућа вредност излазне величине или одговарајућа осетљивост у битном опсегу промене температуре, максимална снага (или струја) којом се може оптеретити претварач при којој задржава задовољавајућу тачност, итд.

Осим улоге елемента помоћу којег се мери температура, мерни претварачи температуре могу имати и другу, сродну улогу у неком колу:

- улогу компензатора утицаја температуре
- улогу ограничавача струје у прелазним режимима.

У наставку ће бити изложена упоредна анализа карактеристика појединих врста претварача и њихове примене.

PTC и NTC термистори

Термистори су температурно осетљиви отпорници који испољавају познату и упоредиво тачну промену отпорности при променама температура свог кућишта. Спадају у пасивне компоненте што значи да не могу генерисати ток електричне струје нити имати појачавачко дејство. *PTC* термистори показују повећање отпорности при повећању температуре кућишта, док *NTC* термистори показују смањење отпорности при повећању температуре.

Опште особине термистора су издржљивост, поузданост, стабилност, способност рада у захтевном окружењу и већа отпорност на утицај спољашњих сметњи у односу на остале претвараче. Производе се у кућиштима различитог облика прилагођених примени (слика IV.1). Могу бити изведени у самодржећем кућишту са контактима за спајање у коло, у виду компоненте која се лемим преко ножица или се лемим површински на штампану плочу. Упоредиво су малих димензија па имају велику брзину реаговања. Јефтинији су. Не захтевају почетно баждарење и накнадно баждарење током свог радног века. Производе се у широком опсегу називних вредности.



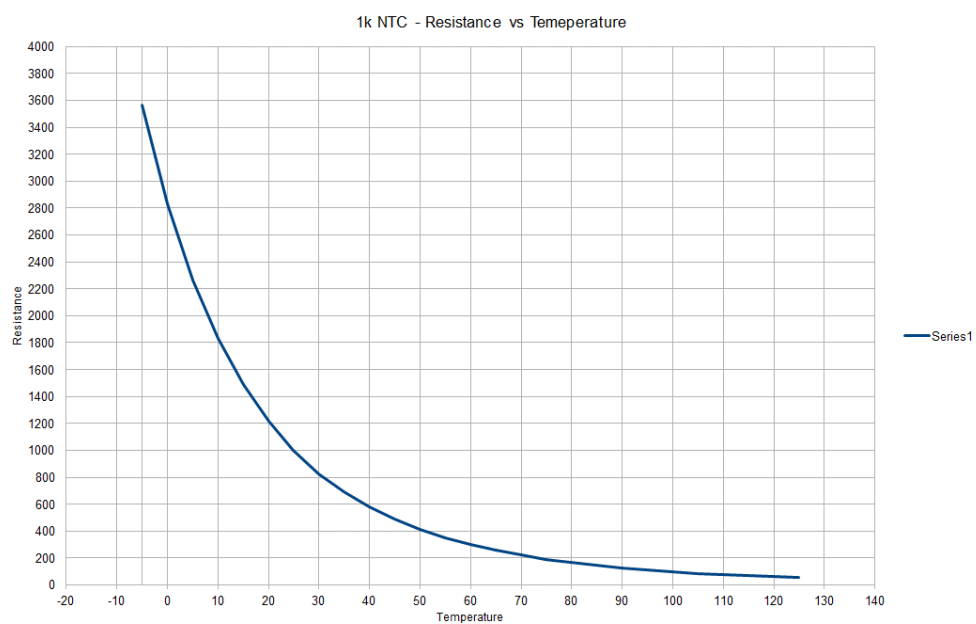
Слика IV.1. Кућишта термистора

Податак о температури кућишта термистора се добија пропуштањем тока једносмерне струје мале вредности (често и контролисане вредности) која производи напон чијим читавањем се добија тражени податак о температури. При томе интензитет струје се мора држати на довољно ниском нивоу да губици снаге не би довели до значајног самозагревања компоненте и тиме грешке у мерењу.

Отпорност термистора се врло брзо мења са променом температуре што омогућава лако читавање у колима у којима се користе, за разлику од термопарова који дају излазни напон у мили Волтима.

NTC термистори

NTC термистори имају нелинеарну карактеристику зависности отпорности од температуре кућишта. На слици IV.1 је приказана дата карактеристика за термистор B57621C5102J062 произвођача EPCOS - TDK Electronics које је изведено у *SMD* кућишту 1206. На слици IV.2 приказани су одговарајући каталожки подаци, а на слици IV.3 општи подаци ове компоненте. Уобичајено се називна (базна) отпорност задаје на температури од 25°C.



Слика IV.1. Карактеристика *NTC* термистора B57621C5102J062

R/T characteristics

R/T No.	1010		1309		3206	
T (°C)	B _{25/100} = 3530 K		B _{25/100} = 3520 K		B _{25/100} = 3450 K	
	R _T /R ₂₅	α (%/K)	R _T /R ₂₅	α (%/K)	R _T /R ₂₅	α (%/K)
-55.0	52.826	6.4	48.46	6.1	59.147	6.7
-50.0	38.643	6.1	35.8	6.0	42.651	6.4
-45.0	28.574	5.9	26.694	5.8	31.088	6.2
-40.0	21.346	5.7	20.085	5.6	22.903	6.0
-35.0	16.1	5.5	15.247	5.4	17.052	5.8
-30.0	12.256	5.4	11.674	5.3	12.827	5.6
-25.0	9.4071	5.2	9.0124	5.1	9.7461	5.4
-20.0	7.2862	5.0	7.0136	4.9	7.477	5.2
-15.0	5.6835	4.9	5.5001	4.8	5.7897	5.0
-10.0	4.4698	4.7	4.3451	4.6	4.5234	4.9
-5.0	3.5385	4.6	3.4569	4.5	3.5643	4.7
0.0	2.8222	4.5	2.7688	4.4	2.8316	4.5
5.0	2.2649	4.3	2.2321	4.2	2.2671	4.4
10.0	1.83	4.2	1.8105	4.1	1.8287	4.2
15.0	1.4872	4.1	1.4773	4.0	1.4855	4.1
20.0	1.2161	4.0	1.2122	3.9	1.2149	4.0
25.0	1.0000	3.9	1.0000	3.8	1.0000	3.8
30.0	0.82677	3.8	0.82924	3.7	0.82816	3.7
35.0	0.68708	3.6	0.69105	3.6	0.68985	3.6
40.0	0.57401	3.5	0.57861	3.5	0.57784	3.5
45.0	0.48181	3.5	0.48666	3.4	0.48658	3.4
50.0	0.40638	3.4	0.4111	3.3	0.41181	3.3
55.0	0.34427	3.3	0.34872	3.3	0.3502	3.2
60.0	0.29296	3.2	0.29699	3.2	0.29918	3.1
65.0	0.25035	3.1	0.2539	3.1	0.25672	3.0
70.0	0.21478	3.0	0.21786	3.0	0.2212	2.9
75.0	0.18501	2.9	0.18759	3.0	0.19136	2.9
80.0	0.15995	2.9	0.16208	2.9	0.16618	2.8
85.0	0.13881	2.8	0.1405	2.8	0.14484	2.7
90.0	0.12088	2.7	0.12217	2.8	0.12668	2.7
95.0	0.10563	2.7	0.10656	2.7	0.11117	2.6
100.0	0.092597	2.6	0.093213	2.6	0.09787	2.5
105.0	0.081442	2.5	0.081767	2.6	0.086428	2.5
110.0	0.071842	2.5	0.071922	2.5	0.076549	2.4
115.0	0.063571	2.4	0.063428	2.5	0.067992	2.3
120.0	0.056407	2.4	0.056078	2.4	0.060555	2.3
125.0	0.050196	2.3	0.049702	2.4	0.054073	2.2

Слика IV.2. Каталогски подаци зависности сведене отпорности термистора B57621C5102J062 према температури $R_T/R_{25}=f(T[°C])$

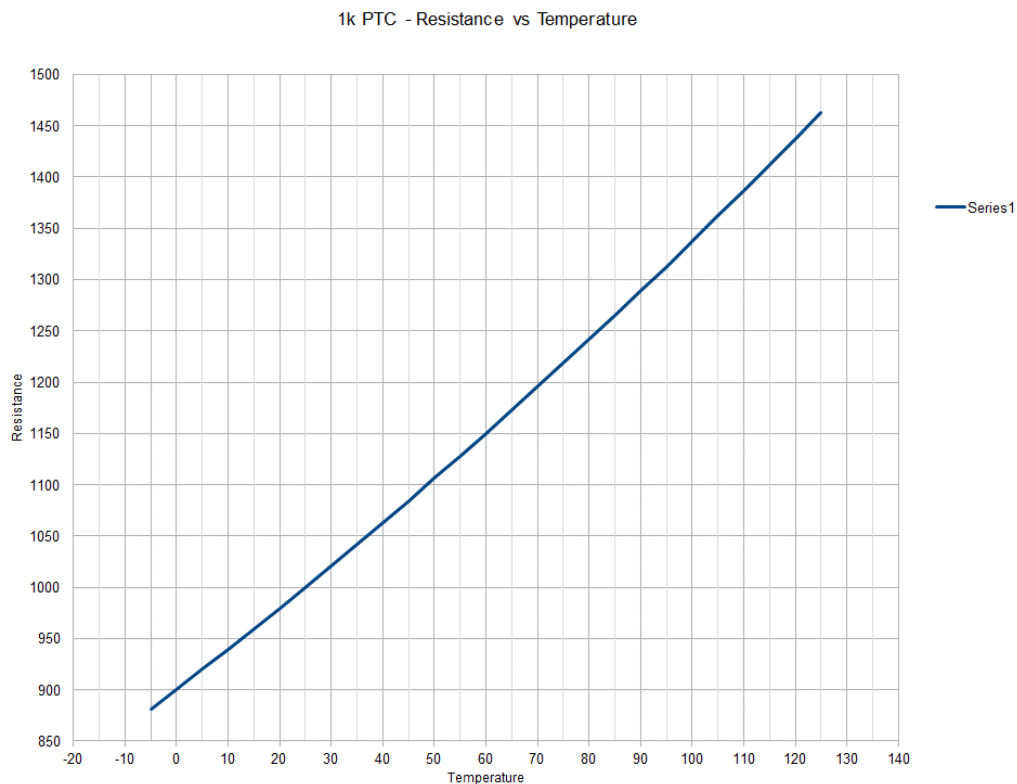
Максимална снага термистора (*max. power*) одговара губицима који се развијају током струје мерења, а при којој задржава задовољавајућу тачност рада. Временска константа (*thermal cooling time constant*) дефинише динамику којом се промена температуре околине одражава на промену отпорности.

Operating temperature range	T _{op}	-55 ... 125	°C
Max. power (at 25 °C, on PCB)	P ₂₅ ¹⁾	300	mW
Resistance tolerance	ΔR _R /R _R	±5, ±10	%
Rated temperature	T _R	25	°C
Dissipation factor (on PCB)	δ _{th} ¹⁾	approx. 5	mW/K
Thermal cooling time constant (on PCB)	τ _c ¹⁾	approx. 10	s
Heat capacity	C _{th} ¹⁾	approx. 50	mJ/K

Слика IV.3. Општи каталогски подаци за термистор

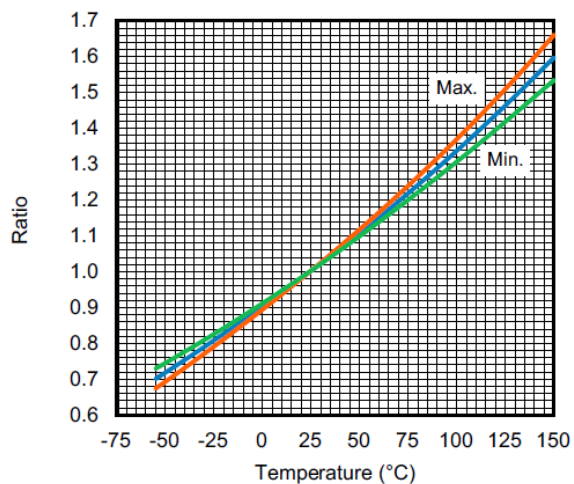
PTC термистори

PTC термистори намењени за мерење температуре (или компензацију промене температуре) имају линеарну карактеристику повећања отпорности при расту температуре кућишта.



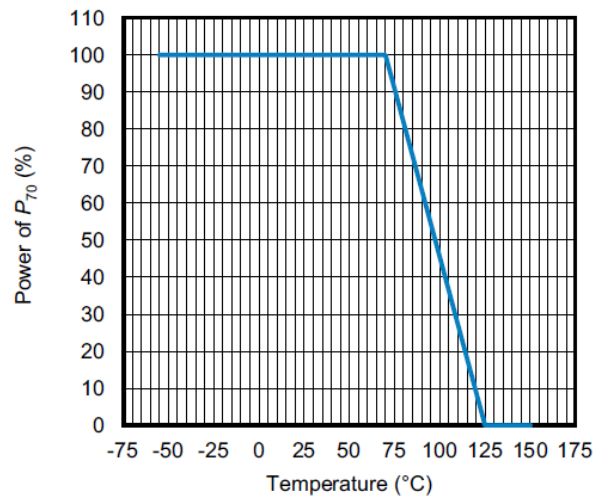
Слика IV.4. Карактеристика PTC термистора

RATIO R_T/R_{25}

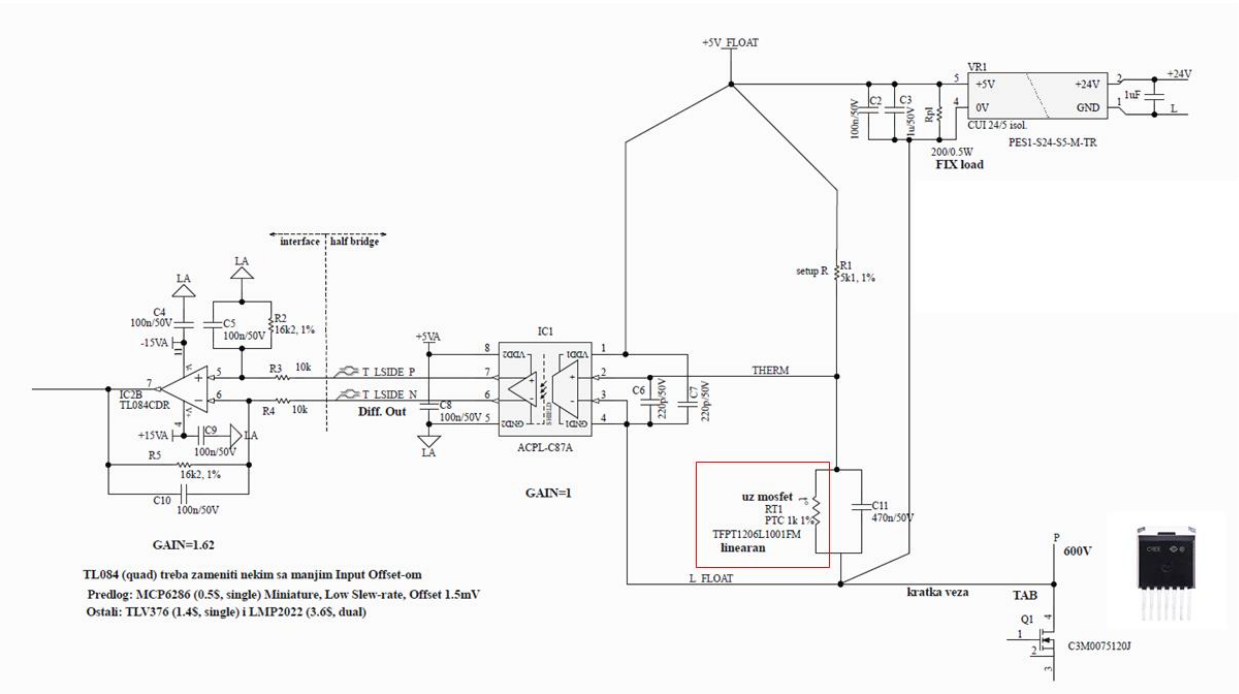


Слика IV..

POWER DERATING



Operating temperature range: at rated power at zero dissipation ⁽⁴⁾	-55 to +70 -55 to +150				°C
Dissipation factor δ (for information only) ⁽⁵⁾	0.8	1.8	2.3	4	mW/K
Maximum rated power at 70 °C (P_{70}) ⁽⁵⁾	100 ⁽⁶⁾	75	100	125	mW
Maximum working voltage RCWV ⁽³⁾	1.2	30	40	50	V



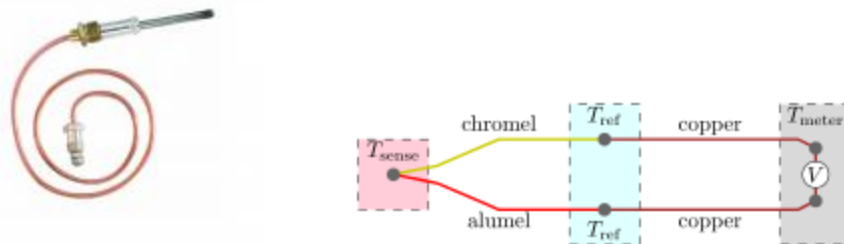
PTC термистори пружају пасиван начин (без додатног напајања и обраде мерене температуре) за ограничење ударне струје (нпр. струје при покретању уређаја, струје пуњења капацитивности; *eng. inrush current*). Растом отпорности, при појави струје већег интензитета или услед повећане температуре окружења услед преоптерећења у раду, термистор ограничава ударну струју / оптерећење уређаја и на тај начин остварује функцију заштите.

Други, сличан облик примене је у размагнетисању магнетних кола; погледати, у излагању о струјним мерним претварачима заснованих на Холовом елементу ужљебљеног у магнетно језго, део који се односи на потербу за размагнетисањем реманентне индукције проузроковане прекомерним струјама.

PTC термистори се користе и као прекидачи струје квара или преоптерећења (или за остваривање временског кашњења). У овом облику називају се *Ceramic PTC* или *PTC Resettable Fuses*.

Термопарови

Термопар чине две жице различитих метала повезаних у две тачке, као што је приказано на слици. Напон који се ствара између мерних тачака одговара разлици температура између мерене тачке (или вруће тачке споја, T_{sense}) и тачке прикључења (или хладне тачке споја, T_{ref}); назива се и термоелектрични напон. Имају изразито нелинеарну преносну карактеристику па је у примени потребна конверзија вредности обично путем табеле.



Израђују се за мерења у најширем опсегу вредности у односу на остале претвратаче (од 200°C до 1750°C). Имају упоредиво мању тачност. Мале вредности очитаног напона захтевају појачање и подложне су утицају спољашњих сметњи. Ово у великој мери ограничава њихову употребу у претварачима енергетске електронике. Стабилност рада је значајно мања у односу на остале методе мерења пре свега услед хемијских промена на споју материјала. Услед процеса оксидације излазни напон термопара опада. Стога је мерења потребно калибрисати током радног века.

На наредној слици је дата подела термопарова. Одређена је опсегом промене мерне температуре.

Common Thermocouple Temperature Ranges

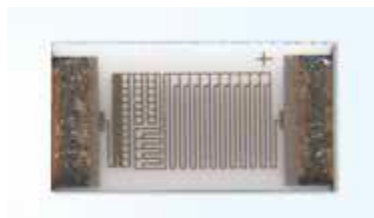
Calibration	Temperature Range	Standard Limits Of Error	Special Limits Of Error
J	0° to 750°C (32° to 1382°F)	Greater of 2.2°C or 0.75%	Greater of 1.1°C or 0.4%
K	-200° to 1250°C (-328° to 2282°F)	Greater of 2.2°C or 0.75%	Greater of 1.1°C or 0.4%
E	-200° to 900°C (-328° to 1652°F)	Greater of 1.7°C or 0.5%	Greater of 1.0°C or 0.4%
T	-250° to 350°C (-418° to 662°F)	Greater of 1.0°C or 0.75%	Greater of 0.5°C or 0.4%

0	0.000	0.050	0.101	0.151	0.202	0.253	0.303	0.354	0.405	0.456	0.507
10	0.507	0.558	0.609	0.660	0.711	0.762	0.814	0.865	0.916	0.968	1.019
20	1.019	1.071	1.122	1.174	1.226	1.277	1.329	1.381	1.433	1.485	1.537
30	1.537	1.589	1.641	1.693	1.745	1.797	1.849	1.902	1.954	2.006	2.059
40	2.059	2.111	2.164	2.216	2.269	2.322	2.374	2.427	2.480	2.532	2.585
50	2.585	2.638	2.691	2.744	2.797	2.850	2.903	2.956	3.009	3.062	3.116
60	3.116	3.169	3.222	3.275	3.329	3.382	3.436	3.489	3.543	3.596	3.650
70	3.650	3.703	3.757	3.810	3.864	3.918	3.971	4.025	4.079	4.133	4.187
80	4.187	4.240	4.294	4.348	4.402	4.456	4.510	4.564	4.618	4.672	4.726
90	4.726	4.781	4.835	4.889	4.943	4.997	5.052	5.106	5.160	5.215	5.269

Зависност напона од температуре са J тип термопара

Resistance temperature detector - RTD

RTD се остварује филмом одговарајућег материјала или намотајем жице (код тачнијих претварача) нанесених на керамичку или стаклену основу. Они остварени на бази платине имају највећу тачност, стабилност и поновљивост мерења, а они на бази бакра или никла су повољније цене. RTD претварачи имају линеарну преносну карактеристику.



Поставка RTD претварача у SMD кућишту

Operating temperature range:	-50 °C to +150 °C
Nominal resistance:	1000 Ω at 0 °C
Characteristics curve:	3850 ppm/K
Long-term stability:	< 0.04 % at 1000 h at 130 °C
Recommended applied current: ²⁾	0.3 mA at 1000 Ω

2) Self-heating must be considered

Општи каталогски подаци за RTD претварач P1K0.1206.2P.A

Опис каталогских података:

a) Thermal coefficient

(TCR) is defined as:

$$\alpha = \frac{R_{100} - R_0}{100 \times R_0} \quad [\text{K}^{-1}] \text{ according to the IEC60751, 2008-07 numerical value of } 0.00385 \text{ K}^{-1}.$$

Generally, the value is defined in ppm/K.

This example defines 3850 ppm/K¹⁾.

R_0 = resistance value in Ω at 0 °C

R_{100} = resistance value in Ω at +100 °C

b) Applied current

100 Ω	500 Ω	1000 Ω	2000 Ω	10000 Ω
1 mA	0.5 mA	0.3 mA	0.2 mA	0.1 mA

c) Self heating

temperature error $\Delta T = R \times I^2 / E$.

E = self-heating coefficient in mW/K, R = resistance in k Ω , I = measuring current in mA

d) Response time

Dimensions number	Response time in seconds						Self-heating			
	Water (v = 0.4 m/s)			Air (v = 1 m/s)			Water (v = 0 m/s)		Air (v = 0 m/s)	
	$t_{0.5}$	$t_{0.63}$	$t_{0.9}$	$t_{0.5}$	$t_{0.63}$	$t_{0.9}$	E in mW/K	ΔT in [mK] ¹⁾	E in mW/K	ΔT in [mK] ¹⁾
161	0.05	0.08	0.18	1	1.2	2.5	12	8.3	1.8	56
308	0.08	0.1	0.25	1.2	1.5	3.5	15	6.7	2.2	46
232 (thin substrate)	0.09	0.12	0.33	2.7	3.6	7.5	40	2.5	4	25
202	0.11	0.16	0.38	3.6	4.9	10.2	32	3.1	3.2	31

Поређење особина мерних претвараача температуре

Comparison of Temperature Sensors and Response Times

Comparison of Temperature Transducers

	Thermocouple	RTD	Thermistor
Repeatability	2°F to 15°F	0.05°F to 0.1°	0.2°F to 2°F
Stability	1° to 2° drift per year	Less than 0.10% drift in five years	0.2°F to 5°F drift in one year
Sensitivity	10 to 50 microvolts/°C	0.2 to 10 ohms/°C	100 to 1,000 ohms/°C
Interchangeability	±0.75%	±0.5%	±0.5%
Temperature Range	-400°F to 4,200°F*	-200°F to 1,600°F	-150°F to 550°F
Signal Output	0 to 60 millivolts	1 to 6 volts	1 to 3 volts
Unique Features	Greatest economy; highest range	Greatest accuracy over wide spans; highly stable	Greatest sensitivity; lead effects minimized by high impedance
Linearity	Excellent	Excellent	Poor

V. Помоћно напајање за прилагодно/управљачки део уређаја енергетске електронике

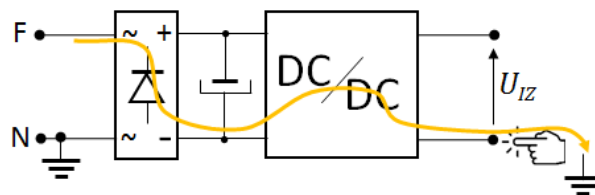
Помоћно напајање је део уређаја који обезбеђује напајање за све електронске делове уређаја, укључујући контролерски део, побудна кола претварача енергетске електронике, мерно-заштитни део, итд.

У основи то су DC/DC претварачи који се називају и једносмерни напајачи.

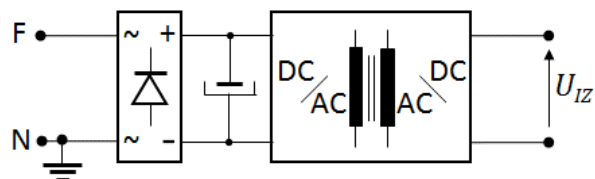
Основна подела напајача је према томе да ли остварују галванску изолацију између улазног извора напајања и свог излаза. Деле се на: галвански неизоловане напајаче и галвански изоловане напајаче. На слици V.1 је приказана блок шема галвански неизолованог напајача, а на слици V.2 блок шема галвански изолованог напајача. Код галвански неизолованог напајача постоји галванска веза између излаза и улаза. Очигледна разлика у том смислу настаје када је улазни извор напајања остварен непосредно из фазног напона електричне мреже - тада спојем једног од излазних крајева према земљи (или додиром човека) долази до тока од прикључка мреже, преко исправљача који обезбеђује једносмерни напон на улазу напајача, преко напајача ка земљи (слика V.1.).

Напајачи са галванском изолацијом у себи садрже трансформатор који остварује распрезање његовог улаза и излаза у електричном смислу; пренос енергије је остварен магнетском спрегом. Да би побудио трансформатор, укључен у своју поставку, напајач мора обезбедити, најпре, DC/AC претварање, а затим, на излазу трансформатора, AC/DC претварање. Јасно је, већ на основу овог грубог прегледа, да су напајачи са галванском изолацијом знатно сложеније поставке и мање ефикасности.

Напомена: Овде је разматрана поставка самог напајача и остваривање галванског одвајања унутар ње – не разматра се остваривање галванског одвајања применом мрежног трансформатора (50Hz) у тачки прикључка на мрежу.



Слика V.1. Блок шема галвански неизолованог напајача



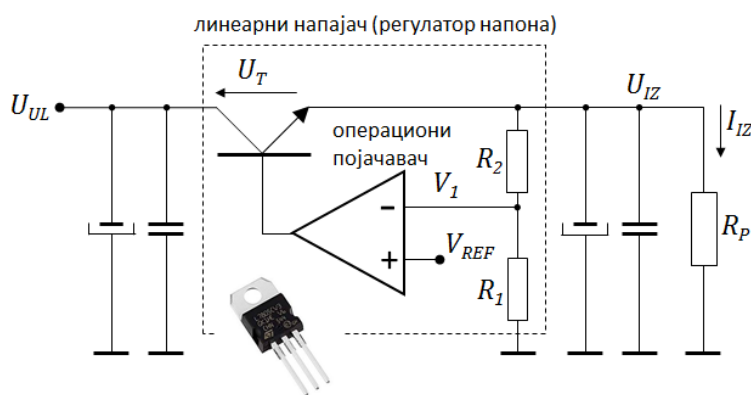
Слика V.2. Блок шема галвански изолованог напајача

Галвански неизоловани напајачи

Галвански неизоловани напајачи могу бити остварени линеарним претварањем енергије, где претварач ради у појачавачком режиму, или претварањем енергије прекидачким радом.

Линеарни напајачи

На слици V.3 је приказана принципска шема линеарног напача. У основи се заснива на контроли излазног транзистора у линеарном опсегу рада, тзв. активној области. Контрола је остварена негативном повратном спрегом коју чине отпорнички разделник (даје податак о вредности излазног напона, V_1) и појачавач грешке (грешка одговара разлици задате вредности V_{REF}).



Слика V.3. Принципска шема линеарног напајача – регулатора

У наставку је објашњен рад негативне повратне спреге. Услов да операциони појачавач ради у појачавачком режиму је да напони на његовом неинвертујућем улазу ('+') и инвертујућем улазу ('-') буду једнаки:

$$V_1 = V_{REF}$$

Напон V_1 се добија на излазу напонског разделника напона U_{IZ} , одакле се применом претходног израза добија:

$$\Rightarrow U_{IZ} = \frac{R_1 + R_2}{R_1} V_{REF}$$

V_{REF} је напон који развија сам линеарни регулатор напона (обично уз тературну компензацију) и који је познат, па се помоћу отпорника може остварити такође стабилно U_{IZ} у одређеном опсегу вредности.

Регулациона петља захтева да радна тачка транзистора у буде у активној (појачавачкој) области рада. Ово је задовољено ако је напон на његовим излазним прикључцима већи од минимално потребне вредности:

$$U_{T(MP)} \approx 1,5V.$$

Следи да мора постојати напонска резерва између улазног напона U_{UL} и излазног напона U_{IZ} у износу не мањем од $U_{T(MP)}$:

$$U_{UL} > U_{IZ} + U_{T(MP)}.$$

Појачавачки транзистор, извор референтног напона и регулациона структура се интегришу у интегрисано коло (са основна три прикључка: *IN*, *GND* и *OUT*) као што је приказано на слици V.3 или слици V.3.

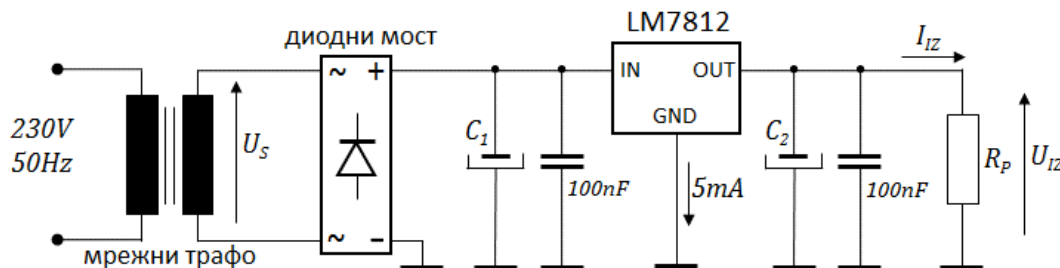
Поред регулатора напона који остварују позитиван излазни напон (од позитивног улазног напона веће вредности), постоје регулатори напона који на свом излазу дају регулисан негативан напон, а напајају се из, такође, негативног извора улазног напона. И код ових других, излазни напон је ниже апсолутне вредности у односу на улазни напон.

Поред овог ограничења (није могуће остварити напон веће вредности од улазног напона) линеарни регулатори напона имају недостатак у упоредиво великим губицима, односно малом степеноу корисног дејства. Разлог лежи у потреби да се увек оствари резерва у разлици улазног и излазног напона, што, у присуству тока струје кроз коло, доводи до значајних губитака снаге. Из тог разлога је њихова примена ограничена на мале снаге.

Са друге стране, линеарни регулатори не уносе прекидачки шум, особен за прекидачке напајаче. Ово их препоручује за напајање кола за обраду сигнала мерења и других аналогних величина у уређајима енергетске електронике.

- пример прорачуна елемената кола регулатора напона

На слици V.4 је дато потпуно окружење у коме регулатор напона *LM7812* остварује регулисану вредност излазног напона од $U_{IZ} = 12V$.



Слика V.4. Принципска шема линеарног напајача – регулатора

Потрошач је представљен као отпорност R_P , која оптерећује овај склоп са највише $5W$ снаге. Следи да је вршна вредност излазне струје, I_{IZ} :

$$I_{IZ} = \frac{P_{IZ}}{U_{IZ}} = \frac{5W}{12V} = 0,42A$$

Кроз прикључак масе регулатора напона (*GND*) тече упоредиво мала струја поларизације кола, реда величине $5A$, одакле следи да су улазна и излазна струја регулатора приближно једнаке:

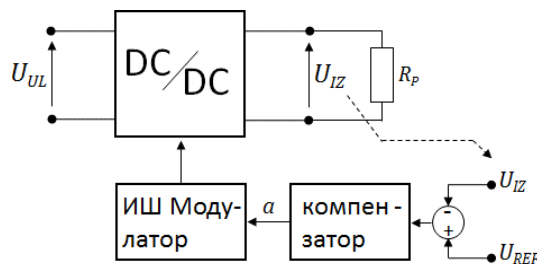
$$I_{UL} = I_{IZ} + I_{GND} \approx I_{IZ}$$

Даљи кораци у прорачуну елемената кола су:

1. да би регулатор напона 12V правилно радио потребно је да на свом улазу има једносмерни напон виши од 13,5V
2. на основу претпостављене вредности максималне таласности напона на улазу LM7812 и максималне струје оптерећења, прорачунава се капацитивност C_1 :
нпр. за $\Delta U_{C1} = 10\% \cdot U_{C1} \Rightarrow \Delta U_{C1} = 1,35V$
за $I_{IZ} = 0,42A \Rightarrow C_1 = \frac{I_{IZ} \cdot 10ms}{\Delta U_{IZ}} = 3,1mF$ (3300 μF /16V)
3. амплитуда напона на секундару трафоа мора бити вишља од $U_{S(max)} = 2 \cdot V_D + 1,35 + 13,5 = 16,85V$;
4. следи да називна ефективна вредност напона U_S износи: $U_S = \frac{1,1 \cdot 16,85}{\sqrt{2}} = 13V$;
5. препорука је да C_2 буде око 5 пута мање капацитивности од C_1 .

Прекидачки неизоловани напајачи

Прекидачки неизоловани напајачи (*eng. switch-mode power supplies - SMPS*) обухватају више поставки које остварују DC/DC претварање енерије, при томе остварујући регулисану вредност излазног напона. Принципска блок шема неизолованог напајача је дата на слици V.5.



Слика V.5. Принципска шема неизолованог прекидачког напајача

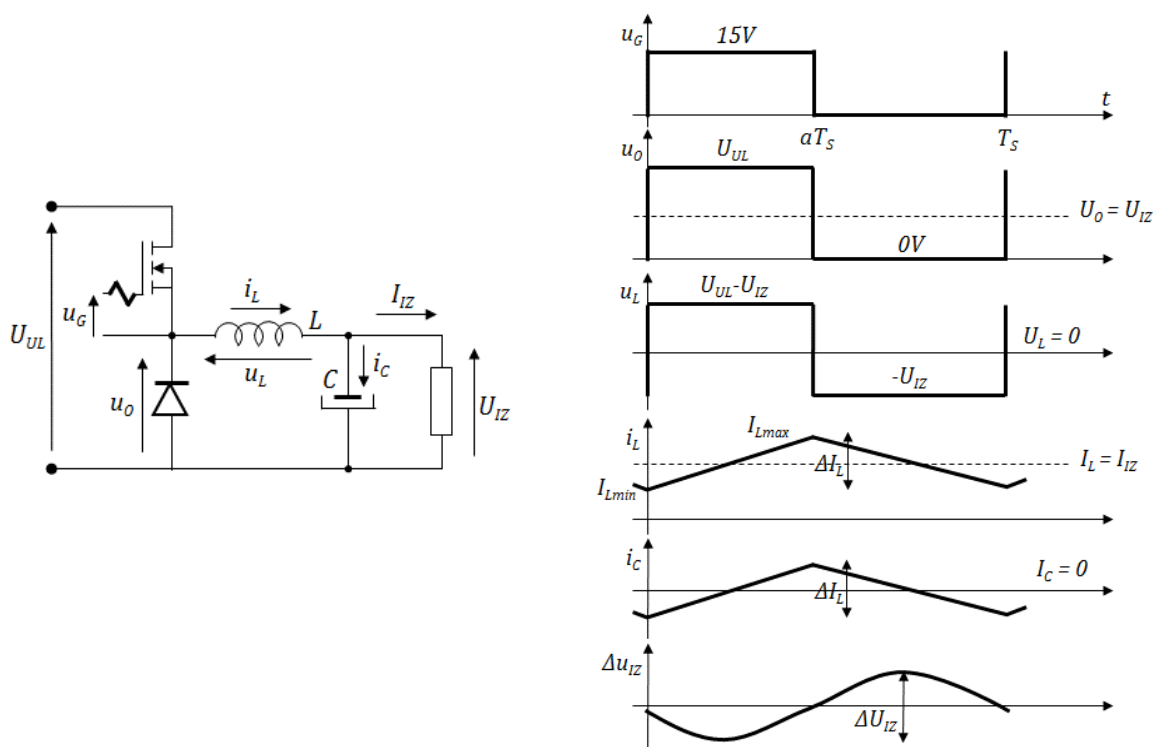
Поставка обухвата сам претварачки део, DC/DC, компензатор сигнала грешке, $U_{REF} - U_{IZ}$, и импулсно-ширински (ИШ) модулятор. ИШ модулятор прилагођава аналогни излаз компензатора начину управљања прекидачким компонентама унутар DC/DC претварача.

Основне поставке неизолованих прекидачких напајача су:

- а. спуштач напона (*buck / step-down converter*)
- б. подизач напона (*boost / step-up converter*)
- в. спуштач/подизач напона (*step-down/step-up (buck-boost) converter*)
- г. претварачи вишег реда: SEPIC, Ћуков претварач, ZETA.

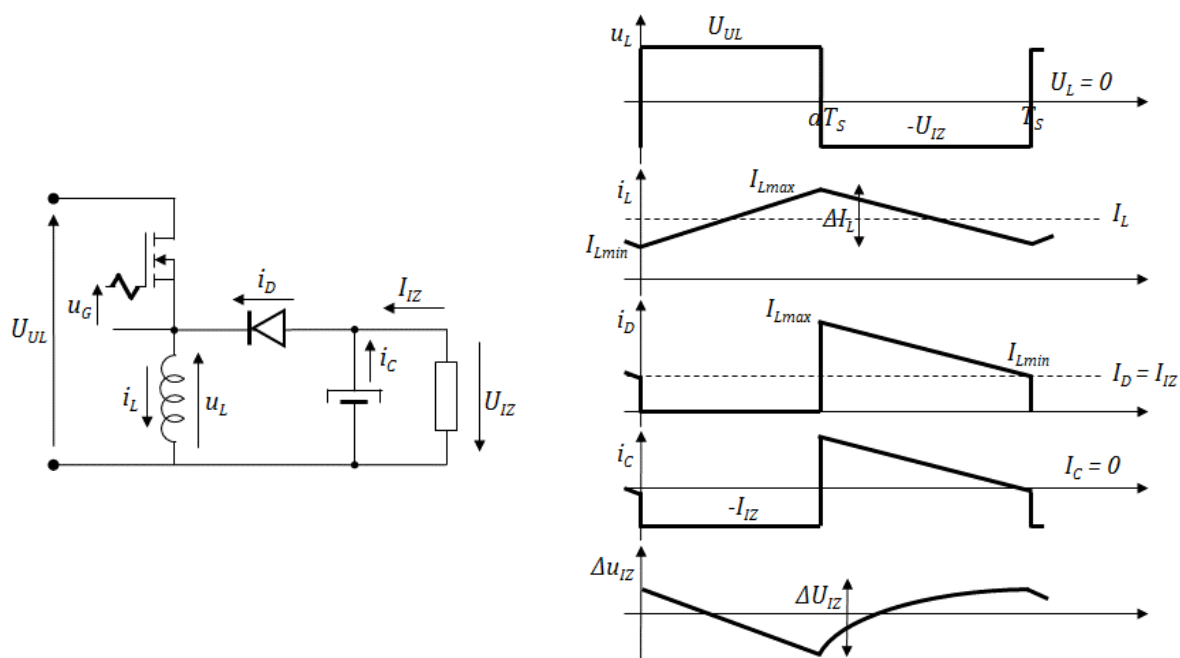
За разлику од линеарних напајача код којих је излазни напон увек мањи по апсолутној вредности од улазног напона, овде постоје знатно шире могућности.

а. спуштач напона

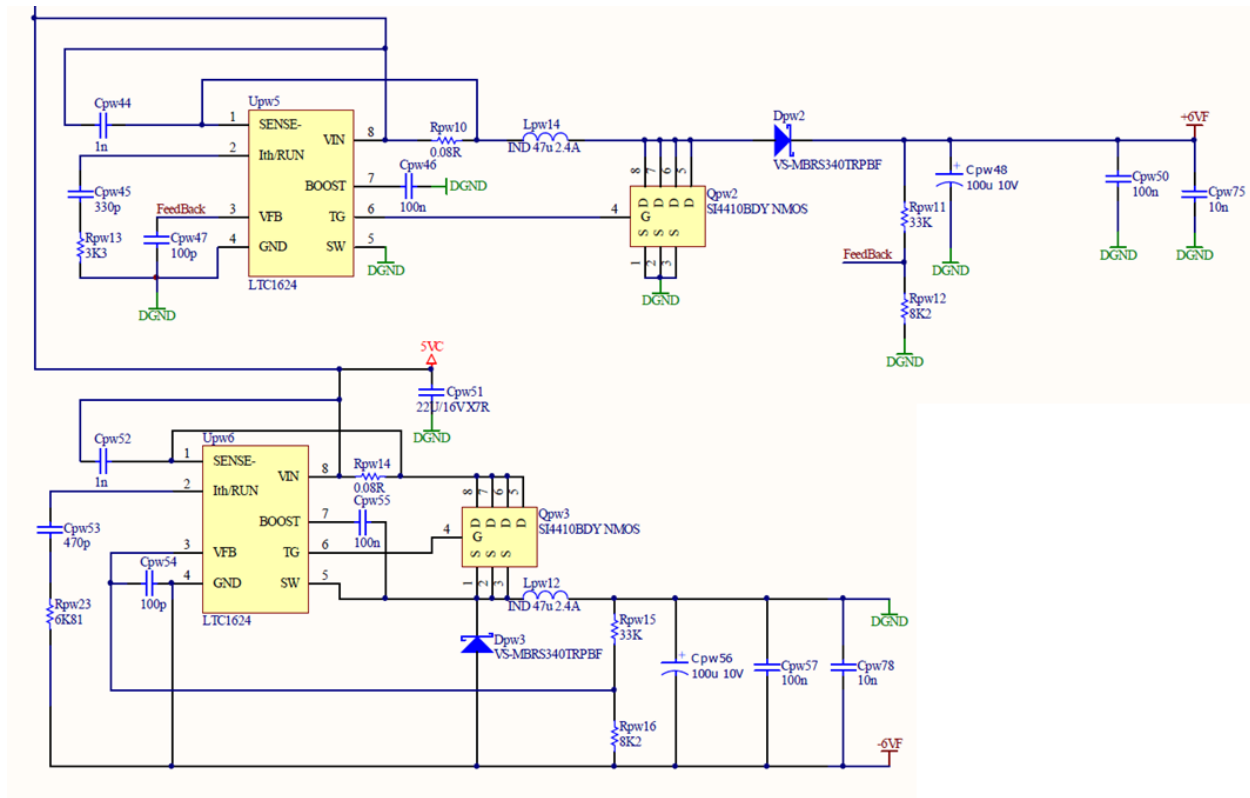


$$U_L = 0 \Rightarrow (U_{UL} - U_{IZ}) \cdot aT_S = U_{IZ} \cdot (1 - a)T_S \Rightarrow \frac{U_{IZ}}{U_{UL}} = a$$

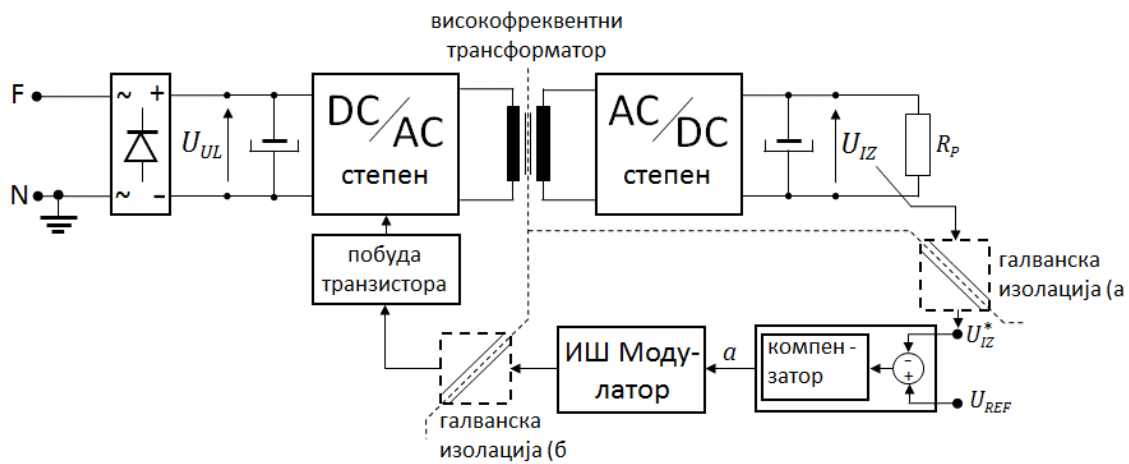
а. спуштач/подизач напона



$$U_L = 0 \Rightarrow U_{UL} \cdot aT_S = U_{IZ} \cdot (1 - a)T_S \Rightarrow \frac{U_{IZ}}{U_{UL}} = \frac{a}{1 - a}$$



- галвански изолована напајања



- високо фреквентни трансформатор
- величина трансформатора наспрам учестаности:

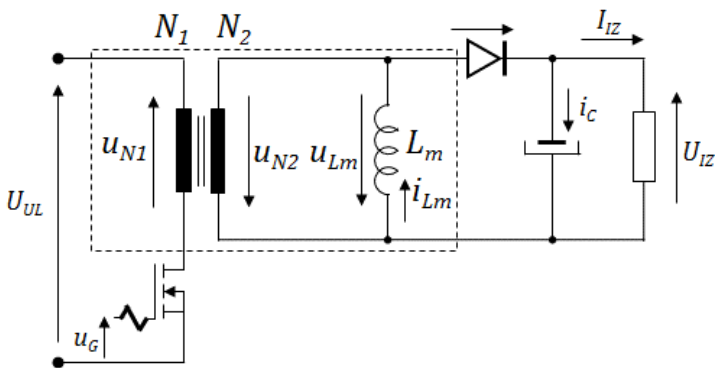
Повећањем учестаности побудног напона смањује се потребна запремина језгра које преноси енергију.

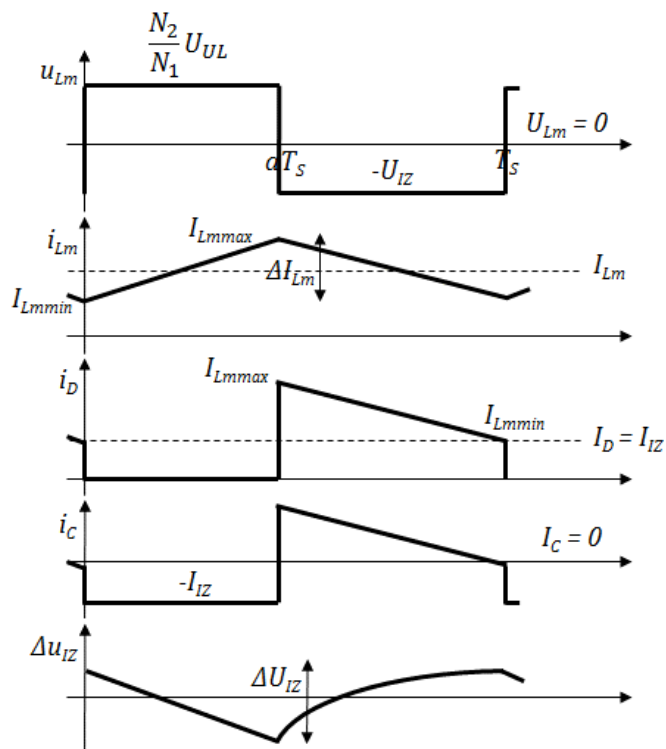
Објашњење: Ако се повећа учестаност побудног напона при истој максималној вредности флукса којим се енергија преноси повећава се количина енергије пренесена у јединици времена, тј. пренесена снага.

Феритно језгро – решење за рад на високим учестаностима ($20\text{kHz} \div 1\text{MHz}$).



непропусни напајач (*flyback converter*)





	input voltage range (Vdc)	output voltage (Vdc)	output current		output power max (W)	ripple & noise ¹ max (mVp-p)	efficiency ² typ (%)
			min (A)	max (A)			
AE40-EW-S24	200~1200	24	0	1.67	40	200	84

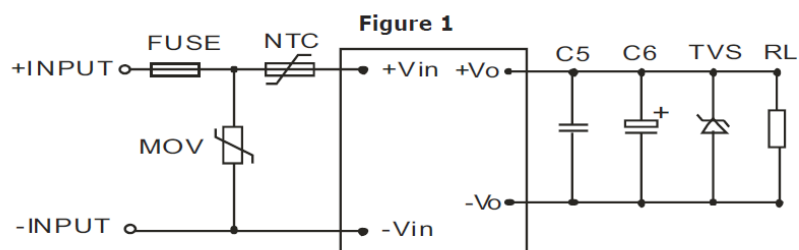
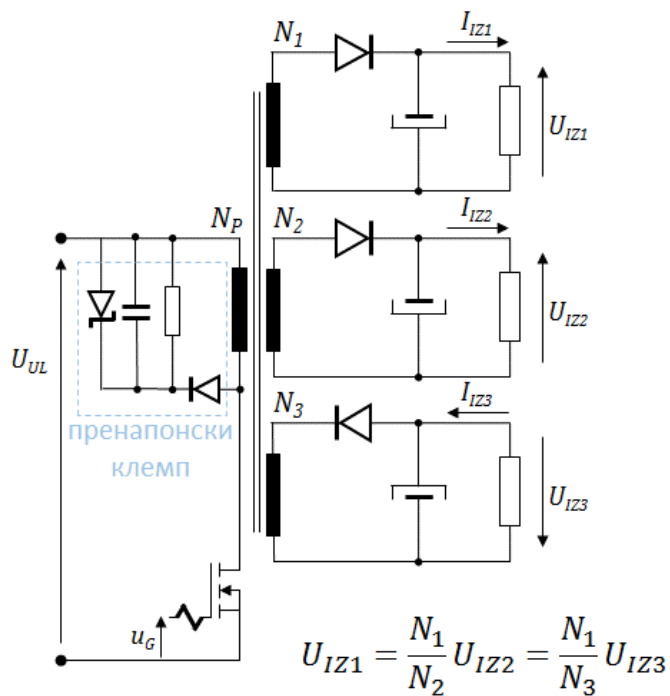
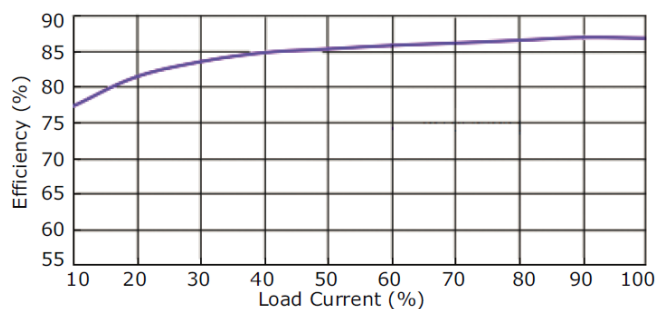


Table 1

FEATURES

- 40 watts
- -25 to +70°C operating temp
- 4,000 Vdc isolation
- extra wide input voltage 6:1
- input voltage from 200~1,200 Vdc
- OVP protection
- output short circuit protection
- board mounted

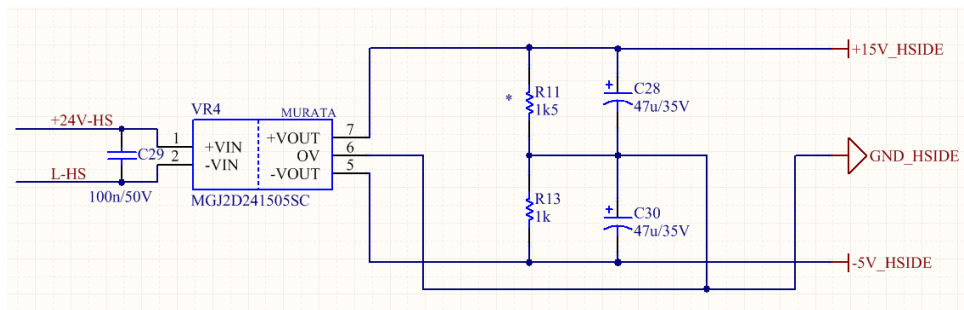
AE40-EW-S24 Efficiency Curve
Efficiency vs. Load Current





FEATURES

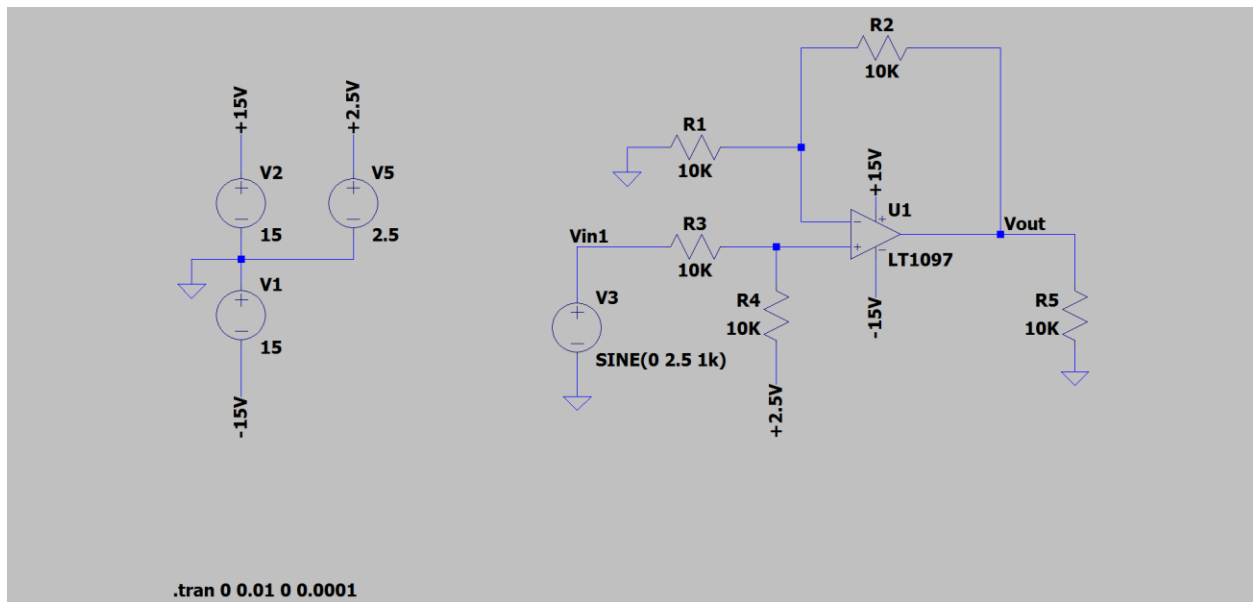
- Optimised bipolar output voltages for IGBT/ Mosfet gate drives
- Reinforced insulation to UL60950 recognised
- ANSI/AAMI ES60601-1, 1 MOPP/2 MOOP's recognised³
- 5.2kVDC isolation test voltage 'Hi Pot Test'
- Ultra low coupling capacitance
- SIP package style
- 5V, 12V, 15V & 24V inputs
- +15V/-3V, +15V/-5V, +15V/-8.7V, +15V/-15V, +17V/-9V, +18V/-2.5V, +20V/-3.5V & +20V/-5V outputs
- Operation to 100°C
- Characterised CMTI >200kV/μs
- Continuous barrier withstand voltage 2.4kVDC
- Characterised partial discharge performance



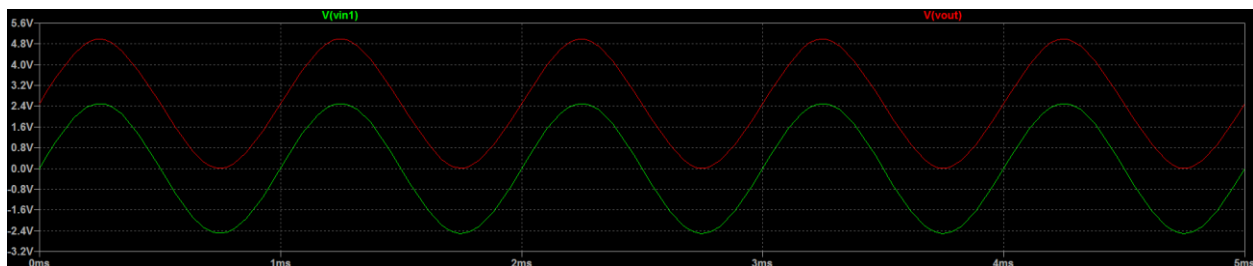
VI. Кола прилагодног дела и заштите

а. Аналогна кола прилагодног дела

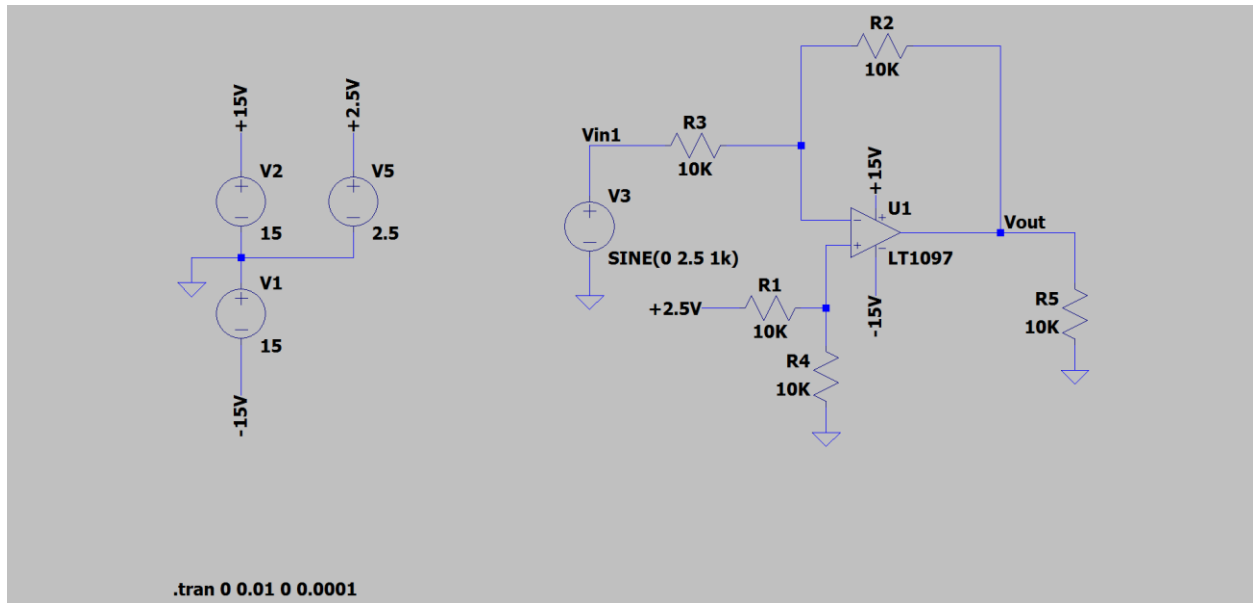
- Појачавач са позитивним појачањем и једносмерним издизањем



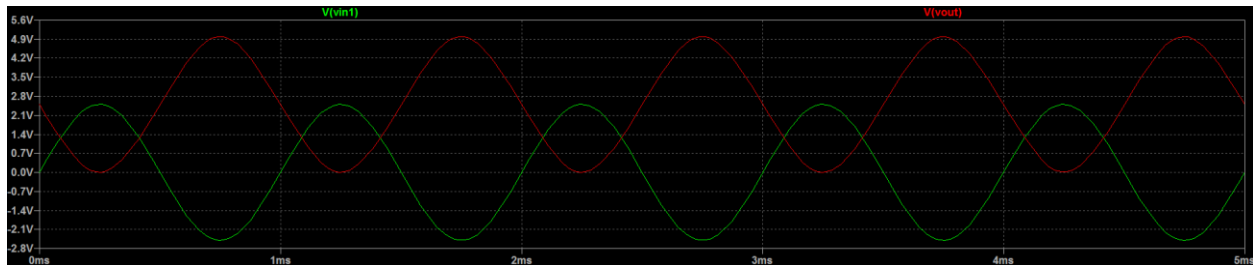
$$V_{OUT} = \frac{R_4}{R_4 + R_3} \cdot \left(1 + \frac{R_2}{R_1}\right) \cdot V_{IN} + \frac{R_3}{R_3 + R_4} \cdot \left(1 + \frac{R_2}{R_1}\right) \cdot V_{REF}$$



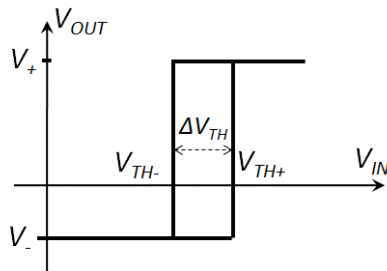
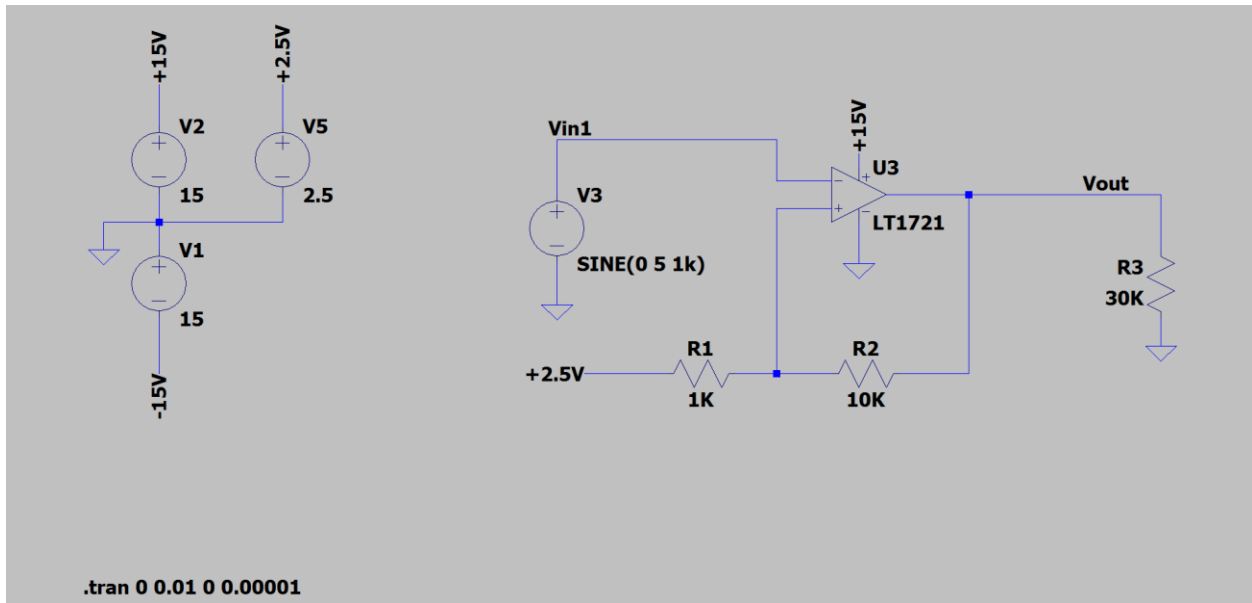
- Појачавач са негативним појачањем и једносмерним издизањем



$$V_{OUT} = -\frac{R_2}{R_3} \cdot V_{IN} + \left(1 + \frac{R_2}{R_3}\right) \frac{R_4}{R_4 + R_1} \cdot V_{REF}$$



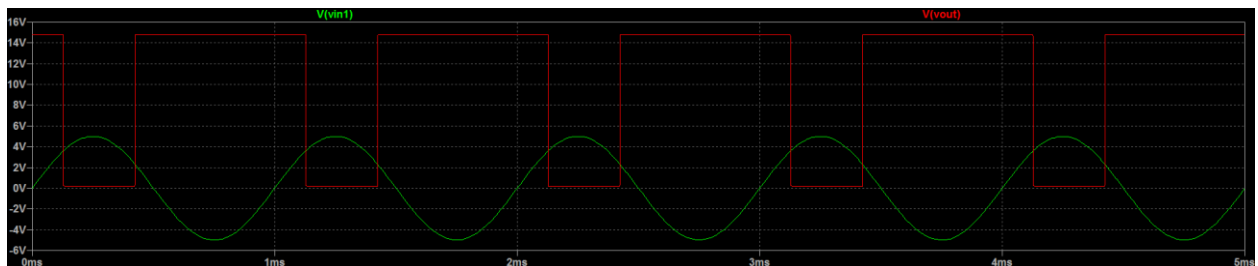
- Компаратор са хистерезисом



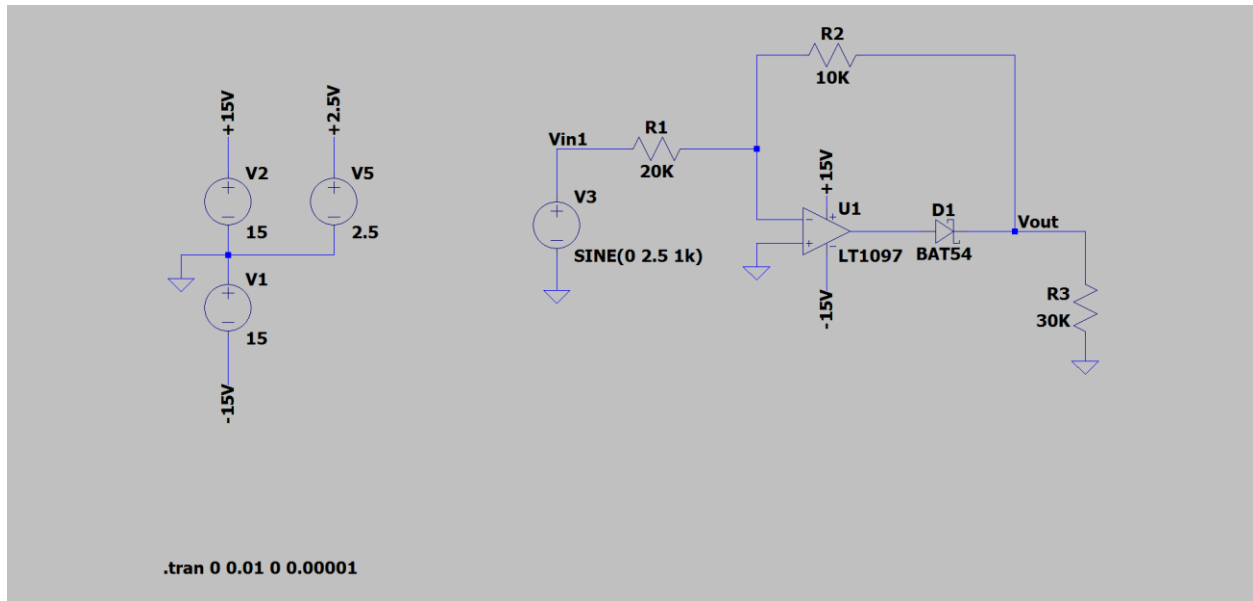
$$V_{TH+} = \frac{R_1}{R_1 + R_2} \cdot V_+ + \frac{R_2}{R_1 + R_2} \cdot V_{REF}$$

$$V_{TH-} = \frac{R_1}{R_1 + R_2} \cdot V_- + \frac{R_2}{R_1 + R_2} \cdot V_{REF}$$

$$\Delta V_{TH} = \frac{R_1}{R_1 + R_2} \cdot (V_+ - V_-)$$

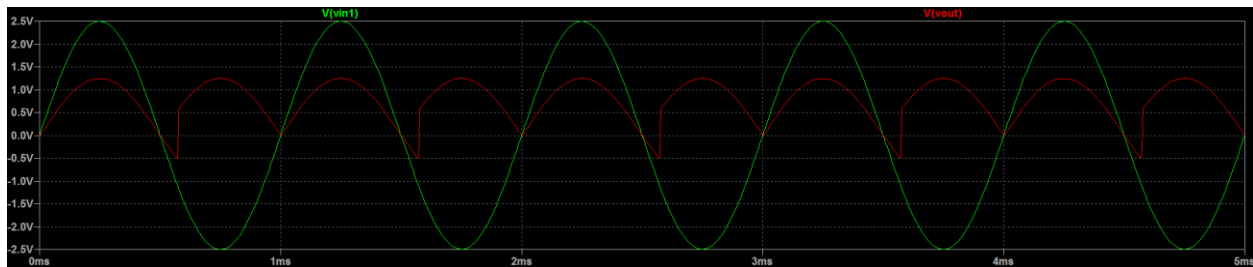


- Пуноталасни исправљач мереног сигнала

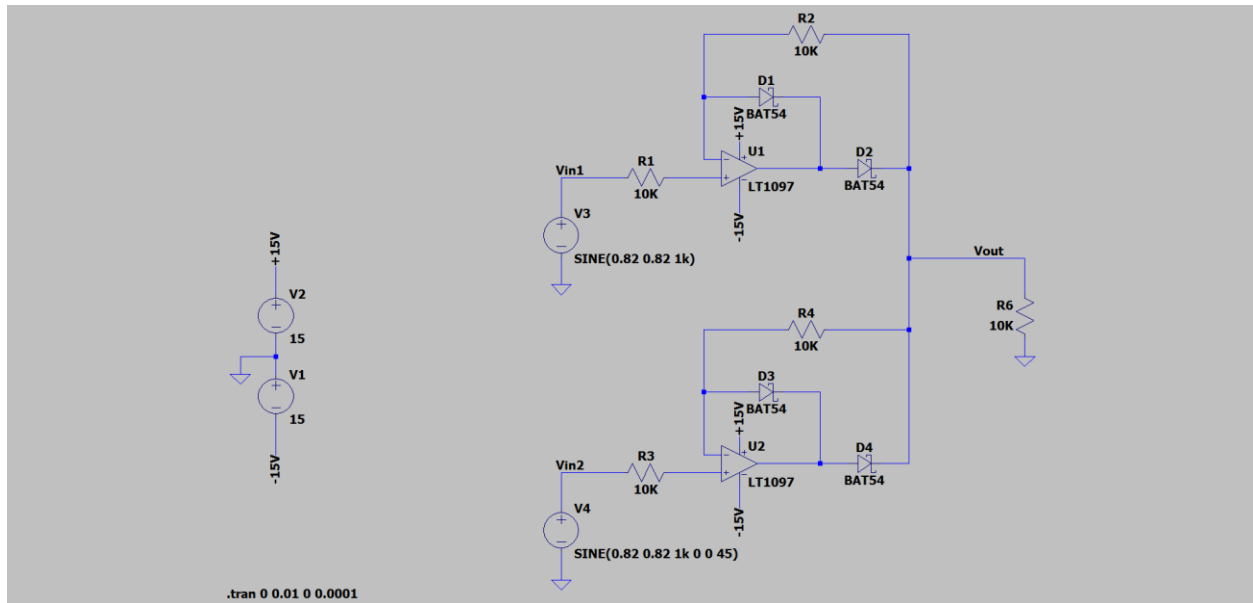


за позитивне вредности V_{IN} : $V_{OUT} = \frac{R_3}{R_3 + R_1 + R_2} \cdot V_{IN} = \frac{1}{2} \cdot V_{IN}$

за негативне вредности V_{IN} : $V_{OUT} = -\frac{R_2}{R_1} \cdot V_{IN} = -\frac{1}{2} \cdot V_{IN}$

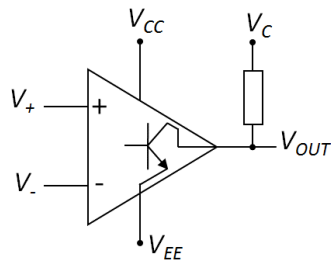


- Одређивање максималне вредности мерених сигнала



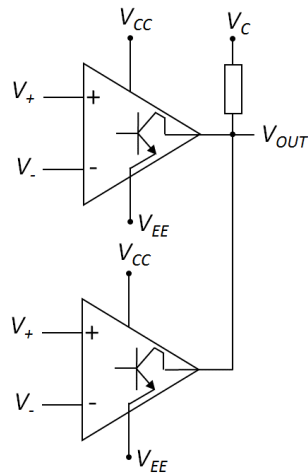
6. Облици спреге дигиталних сигнала

- *open collector* спрега:

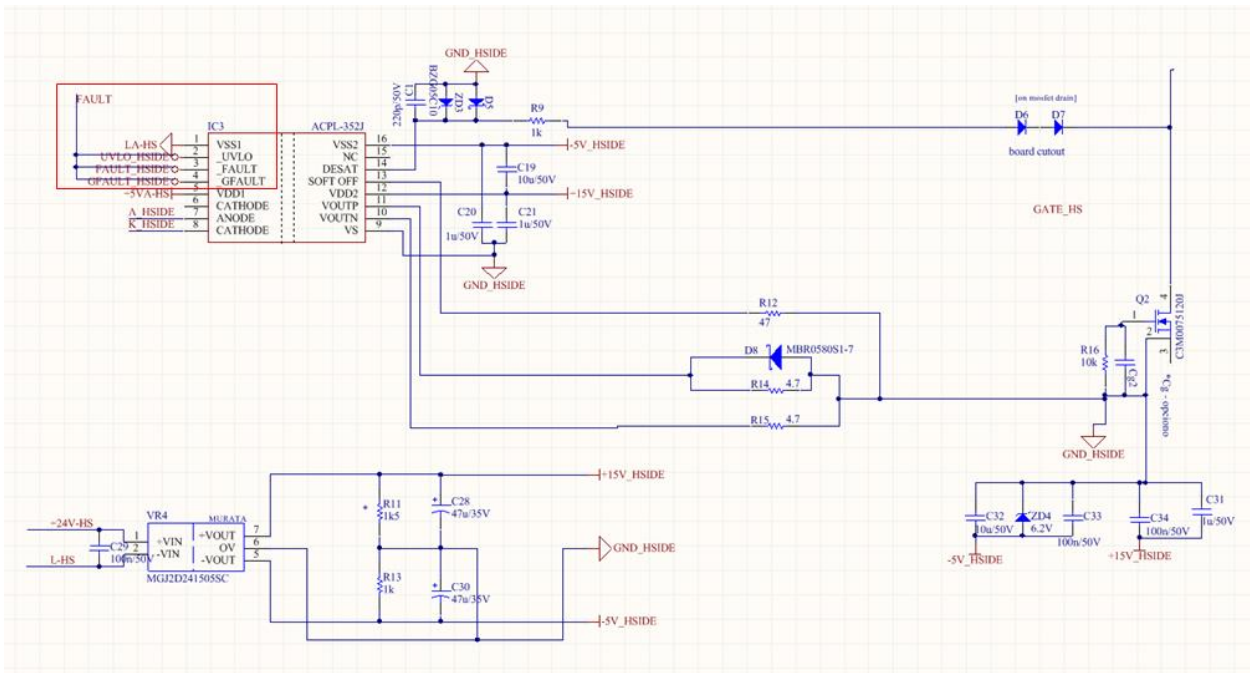


LM311 компаратор са *open collector* излазним степеном

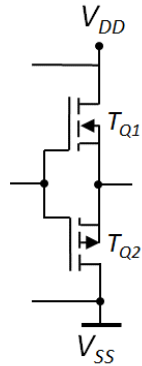
- омогућује спрегу излаза кола са наредним степеном где су V_{CC} и V_C различитог нивоа



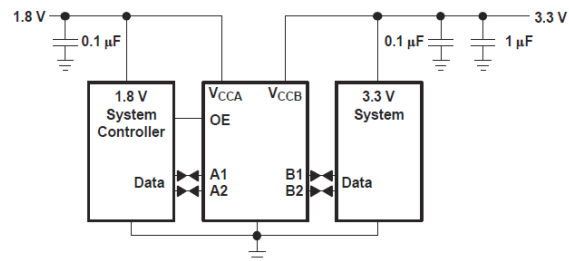
- излази више оваквих кола се могу повезати у једну тачку, формирајући на тај начин ИЛИ функцију излаза кола. Ова могућност се широко користи у остваривању заштите.
Пример: груписање сигнала грешке (*under-voltage lockout, short-circuit fault, gate monitoring fault*) код кола за побуду MOSFET транзистора.



- *push-pull* спреpa:



- дефинише логичке нивое са врло малим падом напона у односу на V_{DD} и V_{CC} и омогућује његов пренос уз значајно струјно оптерећење.
- прилагођење напонског нивоа између два дигитална степена (*voltage-level translator*):

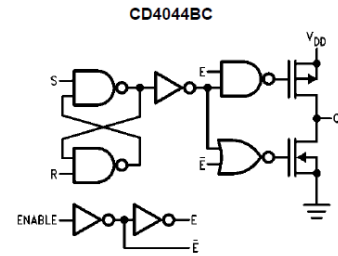


**PIN DESCRIPTION
(DCT AND DCU PACKAGES)**

NO.	NAME	FUNCTION
1	B2	Input/output B. Referenced to V_{CCB} .
2	GND	Ground
3	V_{CCA}	A-port supply voltage. $1.65\text{ V} \leq V_{CCA} \leq 3.6\text{ V}$ and $V_{CCA} \leq V_{CCB}$
4	A2	Input/output A. Referenced to V_{CCA} .
5	A1	Input/output A. Referenced to V_{CCA} .
6	OE	3-state output mode enable. Pull OE low to place all outputs in 3-state mode. Referenced to V_{CCA} .
7	V_{CCB}	B-port supply voltage. $2.3\text{ V} \leq V_{CCB} \leq 5.5\text{ V}$
8	B1	Input/output B. Referenced to V_{CCB} .

TXS0102 – bidirectional voltage-level translator

-



CD4044BC

S	R	E	Q
X	X	0	OC
1	1	1	NC
0	1	1	1
1	0	1	0
0	0	1	$\Delta\Delta$

OC = 3-STATE
NC = No change
X = Don't care
 Δ = Dominated by S = 1 input
 $\Delta\Delta$ = Dominated by R = 0 input

CD4044 – RS Latch

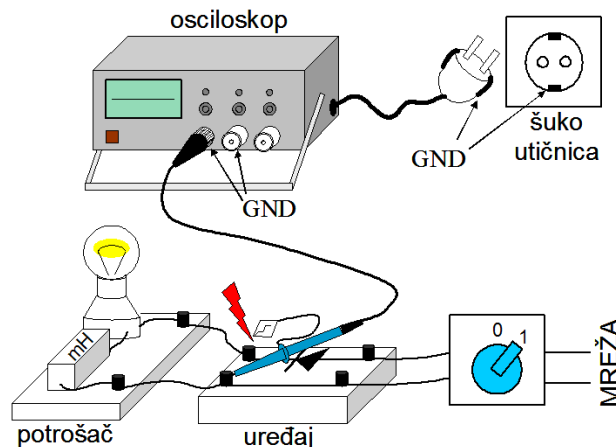
VII. Инструментациона мерења електричних величина у колима енергетске електронике

Неприлагођеност осцилоскопа мерењима у енергетској електроници

У оквиру излагања ће бити изложене особености поступка мерења и мерне опреме електричних величина у колима енергетске електронике применом осцилоскопа. Изложени принципи важе или се могу применити и на друге уређаје и мерну опрему.

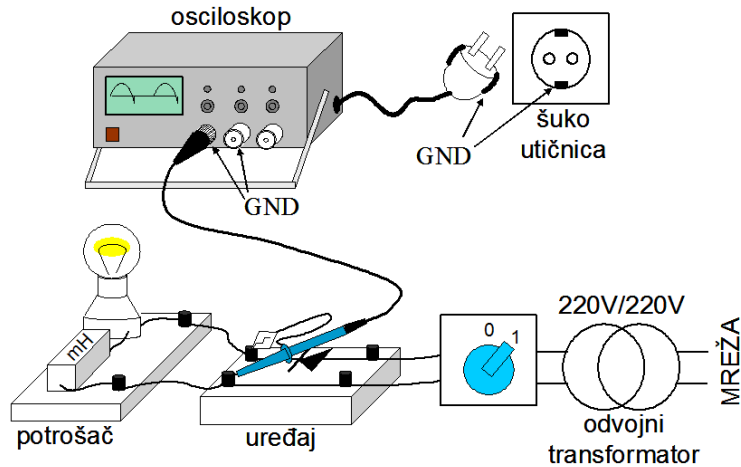
Основна чињеница на коју се мора обратити пажња је та да је референтна мерна тачка осцилоскоп (тзв. маса мерења; *eng. ground/GND*) повезана на земљу преко кабла за напајање. Ако је осцилоскоп вишеканални, све референтне мерне тачке су спојене на масу и уземљене. И сви метални елементи на кућишту осцилоскопа (само кућиште, *USB* прикључак, прикључци за комуникацију, итд.) су такође уземљени. Разлог се обезбедити сигурност корисника осцилоскопа. (Напомена: исто важи и за кућиште рачунара где је само кућиште уземљено преко кабла за напајање, а преко њега и све картице у рачунару. Оно што треба овде приметити је да је референтна тачка, тзв. маса, комплетне електронике рачунара извучена на само кућиште. Ово трена имати у виду када се мерна опрема, осцилоскоп или нека друга, повезује на рачунар ради прикупљања података, надзора поступка мерења или слично.)

На слици VII.1 је обрзложено зашто повезаност референтне мерне тачке осцилоскопа на земљу представља проблем за мерења у енергеткој електроници, односно у колима која се напајају из мреже: мрежно напајање је повезано на земљу.



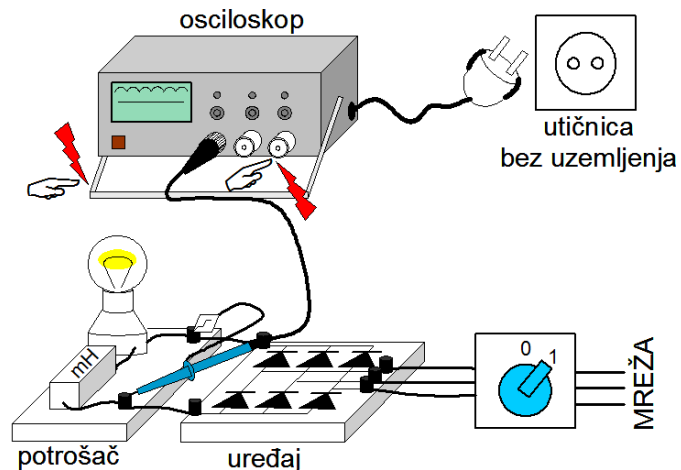
Слика VII.1. Образложење неприлагођености осцилоскопа за мерења у колима енергетске електронике и електроенергетици уопште

Постоје три начина да се ипак применом таквог осцилоскопа оствари жељено мерење. Први начин је да се уређај на коме се мерење врши повеже преко одвојног трансформатора на мрежу из које се напаја. Ово је практично применљиво код уређаја мале снаге (<200W) који се напајају из једнофазног прикључка (230V) јер је захтевани овојни трансформатор упоредиво малих размера и тежине.



Слика VII.2. Мерење на уређају повезаном преко одвојног трансформатора на мрежно напајање

Други начин мерења је да се кабел за напајање осцилоскопа повеже на утичницу која нема прикључке за уземљење или да је на неки други начин вод за уземљење одспојен од осцилоскопа. Код овакве поставке је, међутим, корисник осцилоскопа и/или друга опрема повезана на осцилоскоп (нпр. поменуто кућиште рачунара) у опасности да додиром дође под утицај високог напона.



Слика VII.3. Мерење осцилоском у чијем је прикључку за напајање прекинут спој на земљу

Трећи начин мерења је да сам поступак мерења у себи обухвата диференцијално мерење високом улазном импедансом или галванску изолацију између мерних прикључака и прикључка на осцилоскоп. Најраспрострањенији приступ је примена напонске диференцијалне сонде (*voltage differential probe*). Изглед једне је дат на слици VII.4.

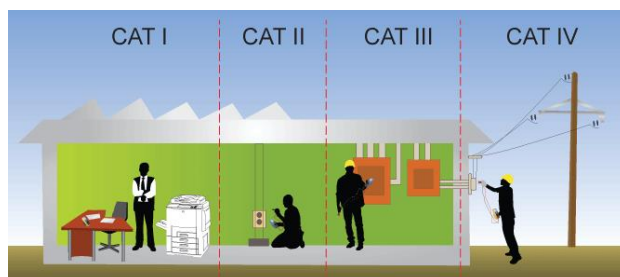


	P5200A
Attenuation	50X / 500X
Differential Voltage	500X: ± 1300 V 50X: ± 130 V
Common Mode Voltage	± 1300 V
Maximum Input Voltage-to-Earth	1000 V CAT II
Bandwidth	50 MHz
Differential Input Impedance	10 M Ω 2 pF
Input Impedance between each Input and Ground	5 M Ω 4 pF
Typical CMRR	DC: >80 dB 100 kHz: >60 dB 3.2 MHz: >30 dB 50 MHz: >26 dB
Cable length	1.8 m

Слика VII.4. Напонска диференцијална сонда (*High Voltage Differential Probe P5200A - Tektronix*) и њене карактеристике

Сонда овог типа омогућује мерење напон између тачака чији су потенцијали упоредиво високи у односу на потенцијал земље, а својим излазним прикључком се повезује на уобичајени осцилоскоп код којег је референтни мерни крај уземљен. Сонда има могућност избора слабљења очитаног напона у односу на мерени од 50x или 500x. Напаја се из посебног, галвански изолованог извора напајања. (Постоје изведбе које се напајају из батерије.)

Највиши мерени напон је дат са податком – *Differential Voltage* који одговара напонској разлици између мерних прикључака. Пропусни мерни опсег одређује учестаност при којој сонда почиње да уноси значајно слабљење ($3dB=20\log(1/v2)$). При избору и примени мерне опреме потребно је обратити пажњу за које услове мерења су дати одређени каталошки подаци. Мерна опрема се сврстава према мерним категоријама (CAT, слика Слика VII.5) који их рангирају према способности да поднесу краткотрајан напонски удар доведен на опрему преко одређене отпорности контакта. Што је већа категорија то је већа вероватноћа да ће напонски удар проузроковати оштећење опреме у електричном и физичком смислу, или, другачије речено, што је категорија опреме већа, она је сигурнија за коришћење.



Слика VII.5. Категорије мерне опреме према отпорности на пренапон

Често се могу срести и подаци о граничном времену раста (*rise time [ns]*) и граничном нагибу промене мереног напона (*slew rate [V/ns]*) који су везани за брзину промене мереног напона коју

сонда може да прати. Такође, ограничен је и максимални потенцијал у мерним тачкама у односу на потенцијал земље, тзв. *Common Mode Voltage* - *CMV*, способност да сонда потисне утицај промене овог напона на очитану величину (*Common Mode Rejection Ratio* - *CMRR*) и фреквенцијска зависност *CMRR*, о којима ће бити речи у наставку.

Извори грешке мерења и изобличења очитавања мерене величине

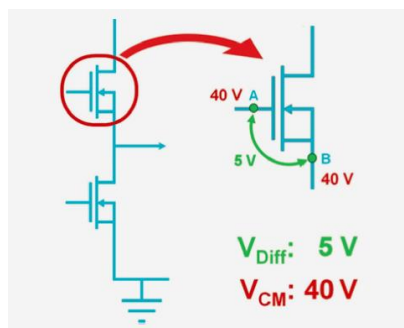
Савршено мерење би обезбедило неизобличено очитавање напона између мерених тачака. Међутим, сонда уноси грешку мерења из разлога:

- ограниченог *CMRR*
- ограниченог пропусног опсега
- уношења свог фреквенцијског одзива у прелазним периодима
- индукције шума у мерени сигнал.

Уређаји енергетске електронике постављају врло захтевне услове за мерење по свим овим факторима.

а. Утицај *CMRR*

Без обзира да ли је мерење остварено изолационим трансформатором, одспајањем осцилоскопа од вода за уземљење, диференцијалним мерењем или галвански изолованим мерењем, увек постоји одређена импеданса између мерних крајева и земље, најчешће у форми паразитне капацитивности. Она одређује максималан напон *CMV*, смањење овог напона при већим мереним учестаностима, проузрокује ток паразитних струја о ограничава *CMRR*. На слици VII.6 је приказано посојање *Common Mode* напона при мерењу напона гејт-сорс на *MOSFET* транзистору у полумостном споју. Укључење / искључење тог транзистора или доњег транзистора у споју ће проузроковати врло стрму промену *Common Mode* напона.



Слика VII.6. Појава *Common Mode* напона на примеру полумостног споја транзистора

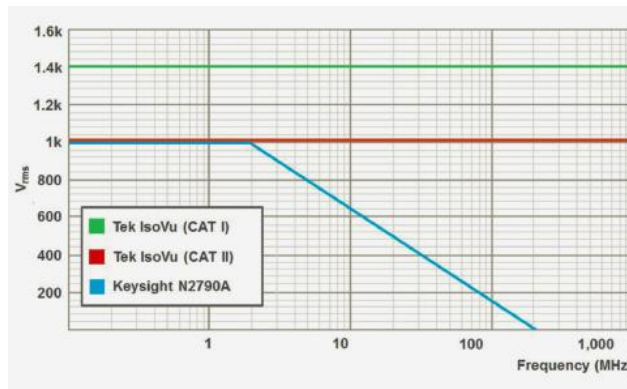
Већина диференцијалних сонди обезбеђује *CMRR* у вредности од 80dB (или слабљење од $10000\times$) при једносмерној вредности *CMV* и нискофреквентној промени *CMV*, што обезбеђује мерење задовољавајућег квалитета. Међутим, на већим учестаностима *CMRR* опада, тако да је на 100MHz код већине диференцијалних сонди ова вредност свега око 20dB или $10\times$ (погледати каталожке податке на слици VII.4). Треба имати на уму да посматрану учестаност не одређује учестаност прекидања транзистора, већ нагиб промене *CMV* напона: нпр.: код *SiC* компоненти време укључења

је реда $5ns$ што одговара учестаности од $200MHz$; у претходном примеру ово би одговарало паразитном утицају $CMRR$ у износу већем од $4V$. Ако се узме у обзир да кола енергетске електронике раде на стотинама и хиљадама Волти, што доводи и CMV на нај ниво, види се колико је битно прилагодити опрему и метод мерења.

б. Смањење напонске оптеретивости сонде са учестаношћу

Иако нека сонда може имати напонску оптеретивост до неколико kV , са повећањем учестаности мереног напона, њена оптеретивост опада тако да при наизивним вредностима учестаности она може опати и за два реда величине:

- за сонду, чија је карактеристика напонске оптеретивости дата на слици VII.7, чији је максималан напон $1kV$ и пропусни опсег од $200MHz$, при максималној учестаности напонска оптеретивост опада на неколико Волти.



в. Утицај индукције шума

Мерни прикључци којима се сонда качи на мерне тачке, представљају повећану могућност да за индуковање сметњи од стране самог кола или спољашњег извора електро-магнетног зрачења. Овај извор изоличења мерења се може смањити ако се мерни прикључци међусобно упреду и/или сонда постави у положај који доводи да најмање могуће индукције сметњи.

VIII. Прорачун пасивних елемената подизача напона и језгра пригушнице

Улазни и излазни подаци подизача напона:

улазни напон	U_{UL}	80 ÷ 120 V
излазни напон	U_{IZ}	200 V
излазна снага	P_{IZ}	100 W
учестаност прекидања	f_s	100 kHz

Прорачун осталих битних величина:

$$I_{IZ(max)} = \frac{200 \text{ V}}{100 \text{ W}} = 0,5 \text{ A}$$

- континуалан рад за $P_{IZ} > 20 \text{ W} \Rightarrow I_{IZ(min)} = 0,1 \text{ A}$.

Прорачун индуктивности:

Из услова за континуалан рад [1], следи:

$$L > \frac{U_{IZ} \cdot a \cdot (1-a)^2 \cdot T_s}{2 \cdot I_{IZ(min)}} \quad (8.1)$$

Из напонске преносне функције се добија израз за фактор испуне:

$$a = \frac{U_{IZ} - U_{UL}}{U_{IZ}}$$

који се у овом случају креће у опсегу: $a_{min}=0,4$, $a_{max}=0,6$.

У складу са (8.1), за прорачун граничне вредности L потребно је уврстити a_{min} у (8.1). Добија се да је најмања потребна индуктивност $L=1,44 \text{ mH}$.

Прорачун највише вредности струје индуктивности:

У изразу за највишу вредност струје индуктивности, $I_{L(max)}$, [1]:

$$I_{L(max)} = \frac{I_{IZ}}{1-a} + \frac{U_{IZ} \cdot a \cdot (1-a) \cdot T_s}{2 \cdot L} \quad (8.2)$$

потребно је одредити фактор испуне који даје највишу $I_{L(max)}$. За $a_{min}=0,4$ се добија $I_{L(max)}=1 \text{ A}$, а за $a_{min}=0,6$ се добија $I_{L(max)}=1,4 \text{ A}$.

Теоријске основе избора језгра пригушнице

Енергија ускладиштена у језгру се може изразити на два начина, преко индуктивности:

$$E = \frac{1}{2} \cdot L \cdot I^2 \quad (8.3)$$

и преко јачине магнетног поља, B у ваздушном зазору:

$$E = \frac{1}{2} \frac{B^2}{\mu_0} \cdot V, \quad V = l_0 \cdot S. \quad (8.4)$$

где је V укупна запремина ваздушног зазора, l_0 је укупна дужина ваздушног зазора (обично је остварена у два једнака дела) и S је попречна површина језгра.

Према Амперовом закону ($\oint_C \vec{H} \cdot d\vec{l} = \int_{A_w} \vec{J} \cdot d\vec{A}$) примењеном на језгро се добија:

$$H \cdot l + H_0 \cdot l_0 = F_w \cdot A_w \cdot J = N \cdot I \quad (8.5)$$

где је l укупна дужина средишње линије кроз језгро, A_w је површина прозора у који се мота намотај, F_w је фактор испуне A_w прозора бакром ($\sim 0,5$), J је густина струје у бакру ($= 5 \div 10 \text{ A/mm}^2$), N је број навојака, I је интензитет струје.

Јачина магнетног поља је иста дуж путање поља, без обзира да ли је кроз језгро или ваздушни зазор, па важи:

$$B = \mu_0 \cdot \mu_r \cdot H = \mu_0 \cdot H_0 \quad (8.6)$$

С бзиром да је μ_r реда неколико хиљада, може се сматрати да је $H_0 \gg H$. Поред тога, уобичајено је l вредности до 200 mm, а l_0 веће од 0,5 mm, тако да се може сматрати и $H_0 \cdot l_0 \gg H \cdot l$, односно:

$$N \cdot I \approx H_0 \cdot l_0 \quad (8.7)$$

Претходна излагања се односе на језгро са убаченим ваздушним процепом - индуктивност има улогу да акумулира електро-магнетну енергију, а она се концентрише у ваздушном процепу, па следи да језгро без процепа није искоришћено. Ипак, у сврху провере, некада је потребно претпоставити поставку без зазора када податак о језгру - коефицијент индукције, A_L , непосредно одређује потребан број навојака:

$$L = A_L \cdot N^2 \quad (8.8)$$

Избор језгра пригушнице

Циљ је на основу претходно изложених израза установити образац који одређује да ли неко језгро може испунити постављене захтеве по питању вредности индуктивности и струје.

Из (8.3) и (8.4) се непосредно добија:

$$L \cdot I_{L(max)}^2 = \frac{B_{max}^2 \cdot l_0 \cdot S}{\mu_0} \quad (8.9)$$

Из (8.6), (8.5) и (8.7) следи:

$$B_{max} = \mu_0 \cdot H_{0(max)} = \frac{\mu_0 \cdot F_w \cdot A_w \cdot J_{max}}{l_0} \quad (8.10)$$

одакле следи:

$$\frac{B_{max} \cdot l_0}{\mu_0} = F_w \cdot A_w \cdot J_{max} \quad (8.11)$$

Када се (8.11) уврсти у (8.9) добија се:

$$L \cdot I_{L(max)}^2 = B_{max} \cdot S \cdot F_w \cdot A_w \cdot J_{max} \quad (8.12)$$

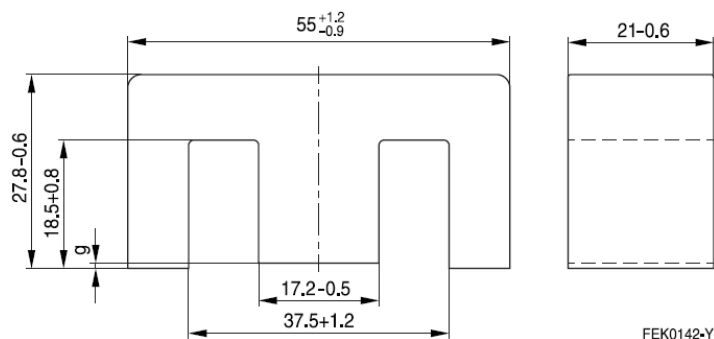
или

$$S \cdot A_w = \frac{L \cdot I_{L(max)}^2}{B_{max} \cdot F_w \cdot J_{max}} \quad (8.13)$$

што представља тражени одразас. Значи, потребно је суочити са једне стране геометрију језгра (S , A_w) и са друге стране тражене електромагнетне карактеристике језгра (L , $I_{L(max)}$, B_{max}) (F_w , J_{max}). Ако је лева страна израза већа од десне, језгро може бити примењено за дату намену.

Пример поступка за избор језгра

- Први избор је језгро B66335G0000X187, типа E 55x28x21 произвођача EPCOS - TDK Electronics, изгледа као на слици 8.1. и са карактеристикама датим у табели 8.1:



Слика 8.1.

Табела 8.1.

попречна површина језгра	S	354 mm^2
укупна средишња линије језгра (2xE)	l	124 mm
површина прозора	A_w	370 mm^2
материјал		$N87$
највећа јачина магнетног поља	B_{max}	$0,32 \text{ T}$
коэффициент индукције	A_L	6400 nH
релативна магнетна пермеабилност	μ_r	1780

Производ са леве стране (8.11) износи: $S \cdot A_w = 0,13 \cdot 10^{-6} \text{ m}^4$,

а производ са десне стране, где је $L=1,5 \text{ mH}$, $I_{L(max)}=1,4 \text{ A}$ и $J_{max}=0,7 \text{ A/mm}^2$, износи:

$$\frac{L \cdot I_{L(max)}^2}{B_{max} \cdot F_w \cdot J_{max}} = 2,62 \cdot 10^{-9} \text{ m}^4. \quad (8.14)$$

С обзиром на добијени однос, може се претпоставити да ваздушни процеп није потребан па ће у прорачуну броја навојака бити употребљен податак за коэффициент индукције језгра:

- из (8.8) следи: $N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{1,5 \text{ m}}{6400 \text{ n}}} = 15,3 \approx 16.$

За дато N и постваку без процепа, добија се јачина магнетног поља:

$$H = \frac{N \cdot I}{l} = \frac{16 \cdot 1,4}{124 \text{ mm}} = 180 \text{ Am}^{-1}.$$

Магнетна пермеабилност материјала износи:

$$\mu = \mu_r \cdot \mu_0 = 1780 \cdot 4 \cdot \pi \cdot \frac{10^{-7} \text{ H}}{\text{m}} = 0,22 \cdot 10^{-2} \text{ H/m},$$

$$\text{а јачина магнетног поља } \frac{B}{\mu} = \frac{0,32}{0,22 \cdot 10^{-2}} = 145 \frac{\text{A}}{\text{m}}.$$

С обзиром да је добијено H нешто већ од граничне вредности засићења $\frac{B}{\mu}$, следи да је потребан мали процеп.

- Други избор је језгро B66229G0000X187, типа E 32x16x9 произвођача EPCOS - TDK Electronics, са карактеристикама датим у табели 8.2:

Табела 8.2.

попречна површина језгра	S	83 mm ²
укупна средишња линије језгра (2xE)	l	74 mm
површина прозора	A_w	148 mm ²
материјал		N87
највећа јачина магнетног поља	B_{max}	0,3 T
коефицијент индукције	A_L	2300 nH
релативна магнетна пермеабилност	μ_r	1630

Производ са леве стране (8.11) износи: $S \cdot A_w = 1,23 \cdot 10^{-8} \text{ m}^4$, што је веће од десне стране (8.14) па језгро задовољава примену.

Ако би се поставка остварила без процепа, потребан број намотаја би износио:

$$N = \sqrt{\frac{1,5 \text{ m}}{2300 \text{ n}}} = 25,5 \approx 26.$$

$$\text{Одговарајућа јачина магнетног поља је: } H = \frac{N \cdot I}{l} = \frac{26 \cdot 1,4}{74 \text{ mm}} = 492 \text{ Am}^{-1}$$

што је значајно веће од граничне вредности при којој језгро улази у засићење:

$$\mu = \mu_r \cdot \mu_0 = 1630 \cdot 4 \cdot \pi \cdot \frac{10^{-7} \text{ H}}{\text{m}} = 0,205 \cdot 10^{-2} \text{ H/m},$$

$$\frac{B}{\mu} = \frac{0,3}{0,205 \cdot 10^{-2}} = 146 \frac{\text{A}}{\text{m}}.$$

Следи да је потребно прорачунати дужину ваздушног процепа и, спрема њега, број навојака.

Уважавајући из (8.5) да је $F_w \cdot A_w \cdot J = N \cdot I$, из (8.12) следи:

$$L = \frac{B \cdot S \cdot N}{I}, \text{ односно } N = \frac{L \cdot I}{B \cdot S} \quad (8.15)$$

Када се примени (8.5) где се члан $H \cdot l$ занемарује, добија се потребан израз за дужину процепа (8.16).

У добијеном изразу се може уважити $B = \mu_0 \cdot H_0$.

$$H_0 \cdot l_0 = \frac{L \cdot I^2}{B \cdot S} = \frac{L \cdot I^2}{\mu_0 \cdot H_0 \cdot S} \Rightarrow l_0 = \frac{L \cdot I^2}{\mu_0 \cdot H_0^2 \cdot S} \quad (8.16)$$

За дати пример је $H_0 = \frac{B}{\mu_0} = \frac{0,3}{12,57 \cdot 10^{-7}} = 240 \cdot 10^3 \text{ Am}^{-1}$. Израз (8.16) би био примењен на начин:

$$l_0 = \frac{1,5 \text{ m} \cdot 1,4^2}{12,57 \cdot 10^{-7} \cdot (240 \cdot 10^3)^2 \cdot 83 \text{ mm}^2} = 0,49 \text{ mm}$$

Број навојака се одређује на начин:

$$N = \frac{H_0 \cdot l_0}{I} \quad (8.17)$$

што за дати пример даје:

$$N = \frac{240 \cdot 10^3 \cdot 0,49 \text{ mm}}{1,4} = 84$$

- Трећи избор је језгро B66317G0000X187, типа E 25x13x7 произвођача EPCOS - TDK Electronics, са карактеристикама датим у табели 8.3:

Табела 8.3.

попечна површина језгра	S	52,5 mm ²
укупна средишња линије језгра (2xЕ)	l	57,5 mm
површина прозора	A_w	43,5 mm ²
материјал		N87
највећа јачина магнетног поља	B_{max}	0,3 Т
коефицијент индукције	A_L	1850 nH
релативна магнетна пермеабилност	μ_r	1620

Производ са леве стране (8.11) износи: $S \cdot A_w = 2,3 \cdot 10^{-9} \text{ m}^4$, што је мање од десне стране (8.14) па језгро не задовољава примену. У сврху потврде ће бити спроведен прорачун ваздушног процепа и броја навојака.

$$l_0 = \frac{1,5 \text{ m} \cdot 1,4^2}{12,57 \cdot 10^{-7} \cdot (240 \cdot 10^3)^2 \cdot 52,5 \text{ mm}^2} = 0,77 \text{ mm}$$

$$N = \frac{240 \cdot 10^3 \cdot 0,77 \text{ mm}}{1,4} = 132$$

Провера променљивости језгара према другом и трећем избору пореди укупни попречни пресек намотаја, $S_{uk(Cu)}$, и површину прозора језгра A_w .

У оба случаја потребни пресек једног навојака је:

$$S_{Cu} = \frac{1,4 \text{ A}}{7 \text{ A/mm}^2} = 0,2 \text{ mm}^2.$$

Узеће се да је попуњеност прозора бакором $F_w=0,5$.

За језгро E 32x16x9 се добија: $S_{uk(Cu)} = 78 \cdot 0,2/0,5 = 31,2 \text{ mm}^2$

што је значајно мање од расположивих $A_w=148 \text{ mm}^2$.

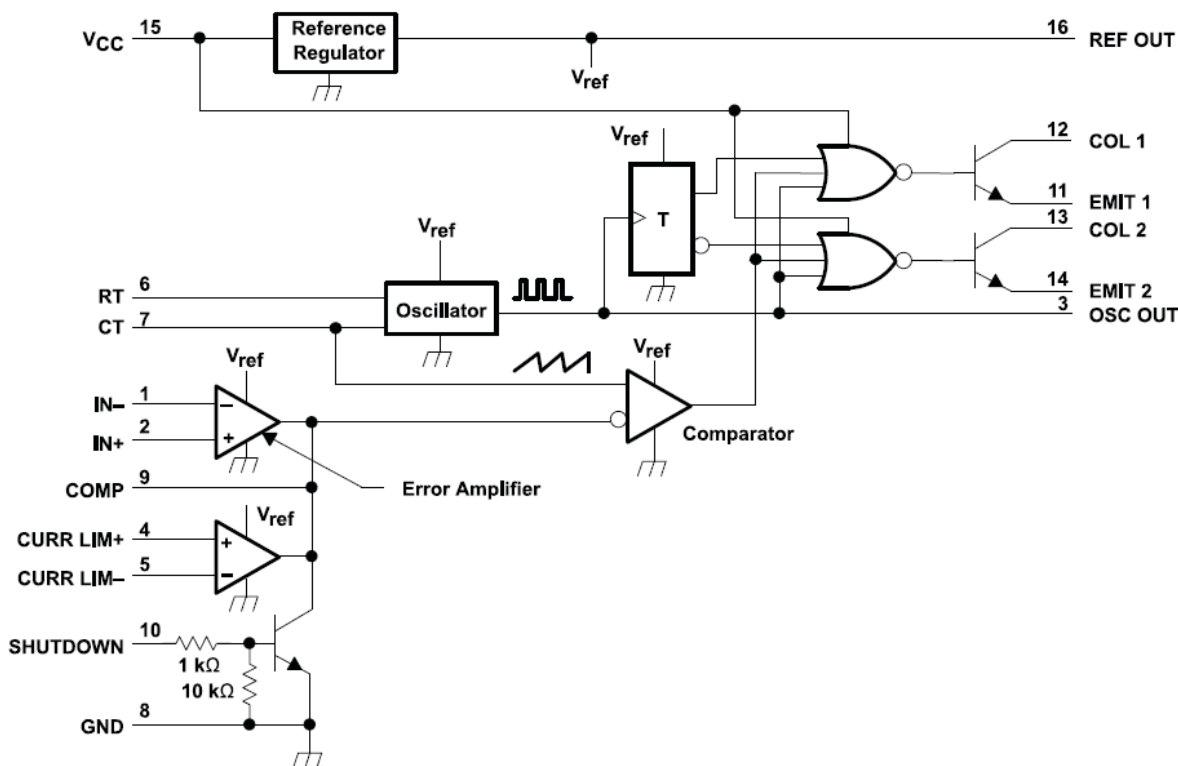
Ако се у разматрање узме у обзир и део простора који се губи присуством калема, добија се да је корисна површина прозора: $A_{wk} = (11,35 - 5,8) \cdot 20 = 111 \text{ mm}^2$ (за разлику од $A_w=148 \text{ mm}^2$ самог језгра), где је 11,35 mm удаљеност унутрашњег зида језгра од осне линије језгра, 5,8 mm је половина ширине калема, 20 mm је висина калема. A_{wk} је значајно веће од $S_{uk(Cu)}$.

За језгро E 25x13x7 се добија: $S_{uk(Cu)} = 132 \cdot 0,2/0,5 = 52,8 \text{ mm}^2$

што је веће од расположивих $A_w=43,5 \text{ mm}^2$ чиме је потврђен поступак провере применљивости језгра за предвиђену намену. Потребно је применити E 32x16x9 језгро.

IX. Анализа рада интегрисаног кола SGx524 за управљање радом напајача и прорачун пасивних елемента управљачког степена

Унутрашња структура кола је приказана на слици 9.1



Слика 9.1. Унутрашња поставка SGx524 кола

Напон напајања V_{CC} се креће у границама од 8 V до 40 V.

	MIN	MAX	UNIT
V_{CC} Supply Voltage	8	40	V

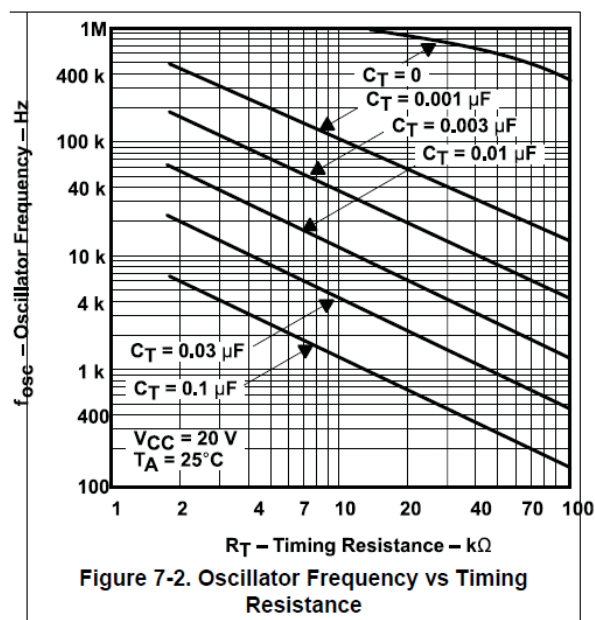
Учестаност осцилатора, тј. учестаност прекидања, је одређена кондензатором C_T и отпорником R_T (који одређује струју пуњења C_T). Њихов избор приказује слика 9.2. Међутим, код примена са два снажна транзистора у претварачу где је потребно поставити мртво време, вредност C_T би била одређена спрам мртвог времена (слика 9.3), а отпорност R_T спрам учестаности прекидања. Ограничење у избору је да R_T мора бити у опсегу од 1,8 kΩ до 100 kΩ, C_T у опсегу од 1 nF до 100 nF, а учестаност прекидања од 120 Hz до 300 kHz (за $R_T=2$ kΩ, $C_T=1$ nF).

Пример: за учестаност осцилатора од 100kHz, потребно је изабрати: $R_T=10$ kΩ и $C_T=1$ nF.

Учестаност прекидања се може изразити и аналитички:

$$f_{osc} = \frac{1,18}{R_T \cdot C_T} \quad (8.18)$$

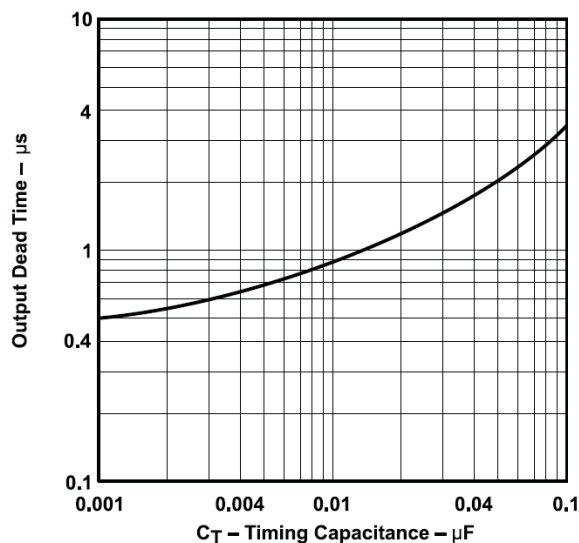
где је R_T изражено у kΩ, C_T у μF, а f_{osc} у kHz.



Слика 9.2. Избор R_T (и C_T) спрам жељене учестаности прекидања f_{osc}

Осцилатор (слика 9.1) производи на свом излазу окидне импулсе. Ови импулси окидају T - флип-фlop. Флип-фlop мења своје стање тако да наизменично отвара НИЛИ логичку капију једног од излазних NPN транзистора (излаз 1 - $COL1$, $EMIT1$ или излаз 2 кола - $COL2$, $EMIT2$), док је излаз другог НИЛИ кола, односно излазни транзистор, постављен на неактивно, тј. ниско логичко стање. На оба НИЛИ кола се доводи непосредно и сам окидни импулс, тако да током његовог трајања (високог логичког нивоа) он блокира рад оба кола и обезбеђује **мртво време (blanking time)**. Мртво време је одређено кондензатором C_T као што је одређено сликом 9.3.

Пример: за $C_T=1$ nF, мртво време је 0,5 μs .



Слика 9.3. Избор C_T спрам жељеног мртвог времена (*Dead Time*)

Из претходног проистиче да је код претвараача са једним снажним транзистором потребно користити оба *NPN* тако да буду паралелно повезани преко емитера и колектора (погледати слику 9.5). У супротном би се губила свака друга периода прекидања. У примени код претвараача са два снажна транзистора (слика 9.6), укупна учестаност прекидања је једнака половини учестаности осцилатора.

Основна улога **појачавача грешке** је да оствари регулацију излазног напона на задату вредност. Овај степен има улазе *IN+* и *IN-*. Регулација излазног напона се постиже једносмерном поларизацијом једног од улаза појачавача на стабилну вредност (помоћу референтног напона) и довођењем мереног излазног напона на други улаз. Коло обезбеђује стабилан референтни напон од 5 V на *REF OUT* прикључку. Овај напон је потребно разделили отпорничким разделником тако да се добије напон једносмерне поларизације у опсегу од 1,8 V до 3,4 V. Мерење излазног напона треба да обезбеди исту толику вредност. Довођење ових напона на *IN+* и *IN-* је одређено поларитетом излазног напона: ако је излазни напон позитиван у односу на масу, напон поларизације се доводи на *IN+*, а мерени излаз на *IN-* (слике 9.5, 9.6, 9.7); ако је излазни напон негативан, напон поларизације се доводи на *IN-*, а мерени излаз на *IN+* (слика 9.8).

Повезивање референтног (*REF OUT*) и мереног излазног напона (*Output Voltage*) на *IN+* и *IN-* улазе у случају позитивног излазног напона је приказано на слици 9.4.а), а повезивање у случају негативног излазног напона јер приказано на слици 9.4.б). Код кола негативног излазног напона, довођење референтног напона на грану мереног напона, производи неопходну поларизацију на *IN+*. Велико појачање појачавача грешке обезбеђује једнакост напона на *IN+* и *IN-*, U_{IN+} и U_{IN-} . Следи анализа односа референтног напона, U_{REF} , излазног напона, U_{OUT} , и U_{IN+} и U_{IN-} напона за $U_{OUT} > 0$ V:

$$U_{IN-} = U_{OUT} \cdot \frac{R_1}{R_1 + R_2} \Rightarrow U_{OUT} = \frac{R_1 + R_2}{R_1} \cdot U_{IN-}$$

за $U_{IN-} = U_{IN+} = 0,5 \cdot U_{REF}$ добија се:

$$U_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \cdot 0,5 \cdot U_{REF}$$

Анализа односа референтног напона, U_{REF} , излазног напона, U_{OUT} , и U_{IN+} и U_{IN-} напона за $U_{OUT} < 0$ V:

$$U_{IN+} = U_{OUT} \cdot \frac{R_1}{R_1 + R_2} + \frac{R_2}{R_1 + R_2} \cdot U_{REF}$$

за $U_{IN+} = U_{IN-} = 0,5 \cdot U_{REF}$ добија се:

$$U_{OUT} = \left(1 - \frac{R_2}{R_1}\right) \cdot 0,5 \cdot U_{REF}$$

Пример 1 - непропусни напајач (слика 9.5): напон једносмерне поларизације од 2,5 V је добијен референтним напоном од 5 V и разделником са 2 x 5 kΩ; доведен је на *IN+*. Излазни напон је регулисан на вредност:

$$U_{IZ} = \left(1 + \frac{25 \text{ k}\Omega}{5 \text{ k}\Omega}\right) \cdot 2,5 \text{ V} = 15 \text{ V}$$

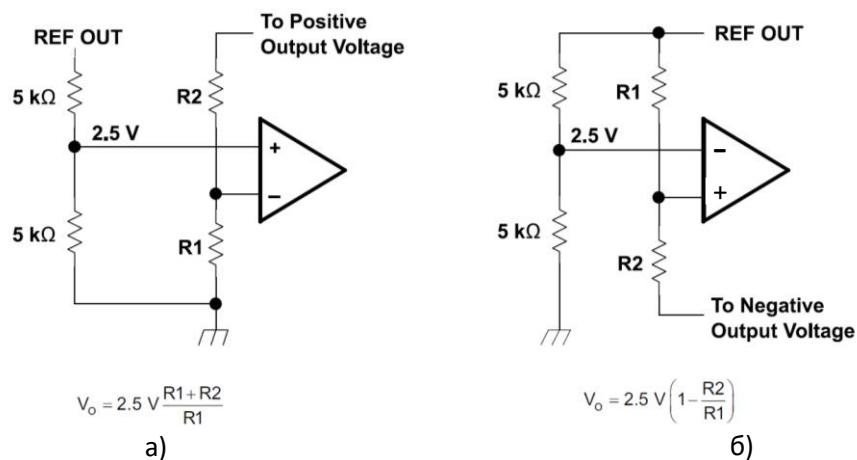
Пример 2 - напонска каскада (слика 9.8): напон једносмерне поларизације од 2,5 V је добијен референтним напоном од 5 V и разделником са 2 x 5 kΩ; доведен је на *IN-*. Излазни напон је регулисан на вредност:

$$U_{IZ} = \left(1 - \frac{15 \text{ k}\Omega}{5 \text{ k}\Omega}\right) \cdot 2,5 \text{ V} = -5 \text{ V}$$

Провера да ли је $IN+$ у опсегу од 1,8 V до 3,4 V:

$$U_{IN+} = U_{OUT} \cdot \frac{R_1}{R_1 + R_2} + \frac{R_2}{R_1 + R_2} \cdot U_{REF} = -5 \cdot \frac{5k}{15k + 5k} + 5 \cdot \frac{15k}{5k + 15k} = -1,25 \text{ V} + 3,75 \text{ V} = 2,5 \text{ V}$$

што је очекивано ($U_{IN+}=U_{IN-}$). Сличним поступком се долази до потребних вредности отпорности приликом пројектовања поставке претварача са $U_{OUT} < 0 \text{ V}$.



Слика 9.4. Поларизација (овде помоћу *REF OUT*) и довођење мереног излазног напона (*Output Voltage*) у зависности од знака излазног напона: а) за $U_{OUT} > 0 \text{ V}$, б) $U_{OUT} < 0 \text{ V}$

Улаз за компензацију (*COMP*) у колу појачавача грешке (*Error Amplifier*) се користи да подеси динамичке карактеристике (појачање и положај нула у напонској петљи). Препорука је да се на *COMP* дода отпорност од 20 ÷ 50 kΩ и капацитивност од 1 nF у односу на масу и тако компензује нискофреквентни пол који уноси нискофреквентни филтар. Могуће је додавањем додатних елемената компензовати и друг критичне учестаности за шта је потребно извршити фреквентну анализу остатка кола или снимити фреквенцијско / амплитудну карактеристику отворене петље.

На основу слике 9.1 закључује се да је **логика управљања излазним *NPN* транзисторима активним нултим нивоом на улазима придужених НИЛИ кола**. Одавде следи да период проверења излазних *NPN* транзистора одговара периоду када је излаз појачавача грешке виши од носећег (тестерастог сигнала). Према шемама предложених претварача, управљање снажним транзистором / транзисторима у претварачу се остварује преко емитера *NPN* транзистора (колектори се везују преко отпорника на напајање - тзв. *emitter follower* спрега, слика 9.5), па следи да овај период одређује провођење и снажног транзистора.

Део кола за ограничење струје (компаратор са *CURR LIM+* и *CURR LIM-* улазима) ће радити у стању ограничења струје када је *CURR LIM+* више од *CURR LIM-* за напон прага (*threshold*) од 200 mV. Овде се мора осигурати да ни *CURR LIM+*, ни *CURR LIM-* не премаше +/- 1 V у односу на масу. У стању ограничења, излаз компаратора повлачи *COMP* сигнал на низак ниво и тако чини да су оба излаза неактивна.

Пример 1: у примеру примене код симетричног претвараача (слика 9.6) струјно ограничење на примарној страни је 2 А (0,2 V / 0,1 Ω = 2 А). С обзиром да је излазна снага 5 V · 5 А = 25 W, а напон напајања 28 V, следи да је струјно ограничење постављено на приближно двоструко већу вредности од средње вредности струјеног импулса сваког од транзистора, I_T^{prov} . (Струјна заштита се тиче тренутне вредности струје транзистора, па у прорачун нивоа заштите треба уважити таласност изазне струје и струју магнетнења трансформатора). Нешто тачнија анализа од претходне је дата у наставку (и овде је занемарена присутност струје магнетнења):

$$R_T = 2 \text{ k}\Omega, C_T = 10 \text{ nF} \Rightarrow f_s = 55 \text{ kHz}$$

$$a = \frac{1}{N_2/N_1} \cdot \frac{U_{IZ}}{U_{UL}} = \frac{1}{5/20} \cdot \frac{5}{28} = 0,714$$

$$I_T^{prov} = a \cdot I_{IZ} \cdot \frac{N_2}{N_1} = 0,714 \cdot 5 \cdot \frac{5}{20} = 0,9 \text{ A}$$

$$\Delta I_L = \frac{(1-a) \cdot T_s \cdot U_{IZ}}{L} = \frac{(1-0,714) \cdot 5}{1 \text{ m} \cdot 55 \text{ k}} = 26 \text{ mA}$$

$$\Delta I_L^{prim} = \Delta I_L \cdot \frac{N_2}{N_1} = \frac{26 \text{ m}}{4} = 6,5 \text{ mA}$$

$$\Rightarrow I_T^{max} = 0,9 \text{ A}$$

Пример 2: у примеру примене код спуштача напона (слика 9.7) струјно ограничење је постављено на 2 А (0,2 V / 0,1 Ω = 2 А). Прорачун вршне вредности струје транзистора је дато у наставку.

$$R_T = 2 \text{ k}\Omega, C_T = 20 \text{ nF} \Rightarrow f_s = 45 \text{ kHz}$$

$$a = \frac{U_{IZ}}{U_{UL}} = \frac{5}{28} = 0,18$$

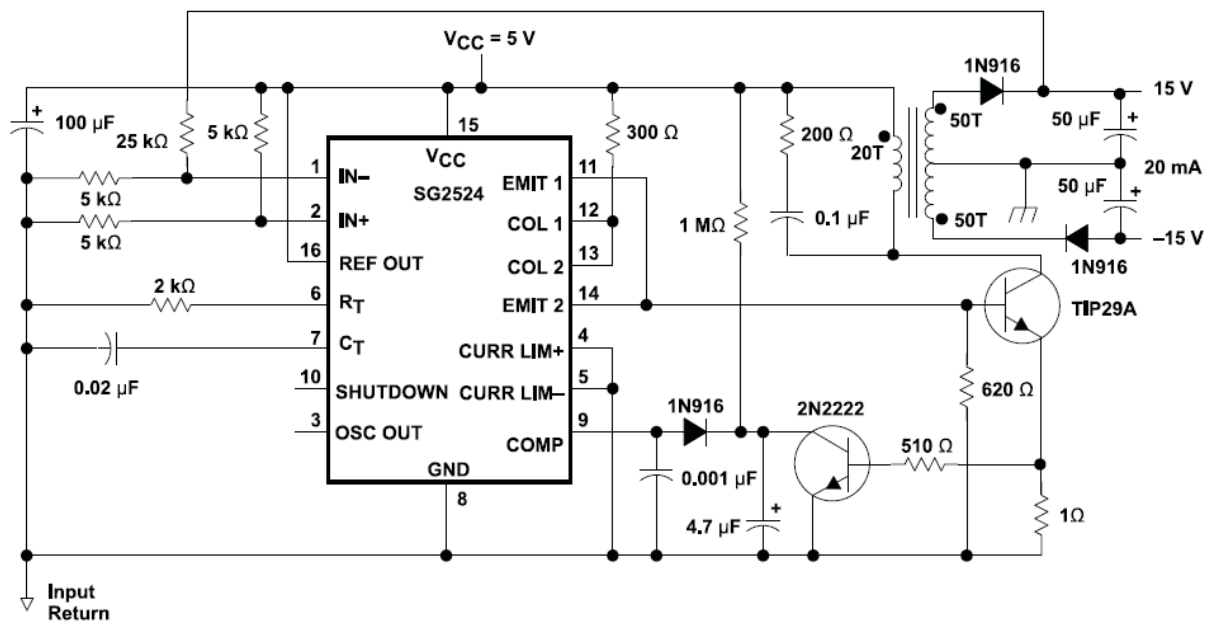
$$\Delta I_L = \frac{(1-a) \cdot T_s \cdot U_{IZ}}{L} = \frac{(1-0,18) \cdot 5}{1,9 \text{ m} \cdot 45 \text{ k}} = 0,1 \text{ A}$$

$$I_T^{max} = I_{IZ} + \frac{\Delta I_L}{2} = 1 + 0,05 = 1,05 \text{ A}$$

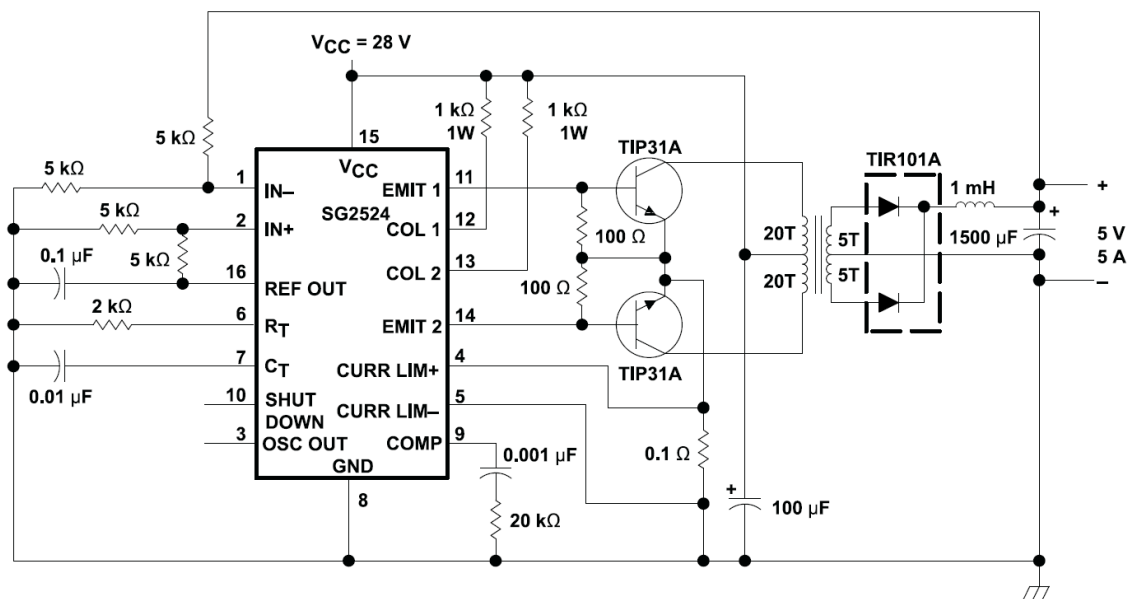
Следи да је и у овом примеру струјно ограничење постављено да приближно двоструку вредност називне тренутне струје транзистора.

Струјно ограничење се може искључити кратким спајањем *CURR LIM+* и *CURR LIM-* улаза као што је приказано на слици 9.5.

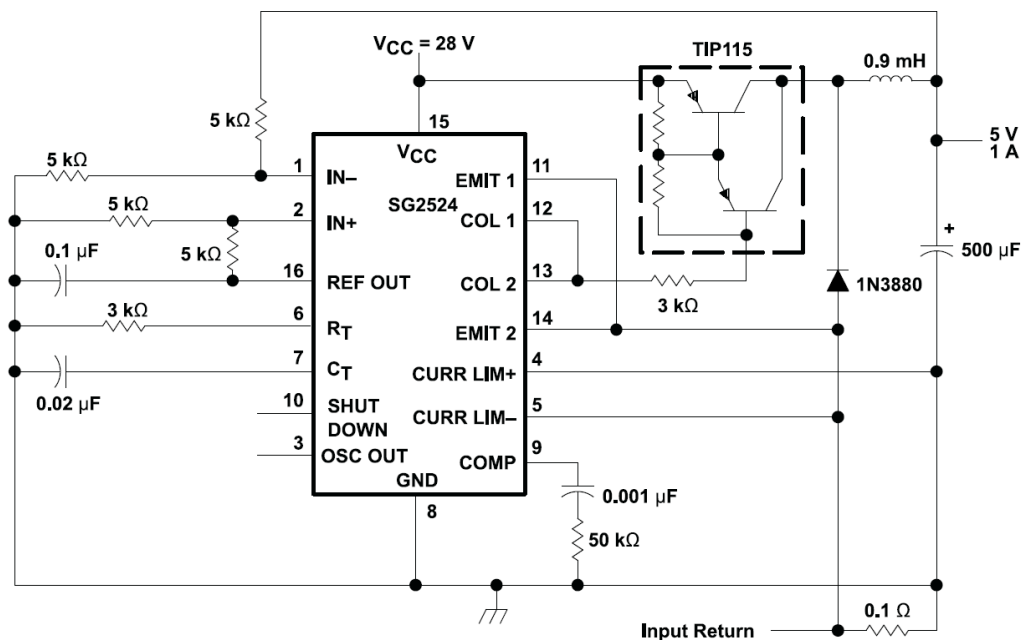
Део кола за **искључење излаза** је повезано паралелно са колом за струјно ограничење са сличном улогом - довођење струје од ~1 mA на *shutdown* улаз повлачи *COMP* сигнал на низак ниво и тако чини да су оба излаза неактивна (на слици 9.1 су дате отпорности у улазном степену овог дела).



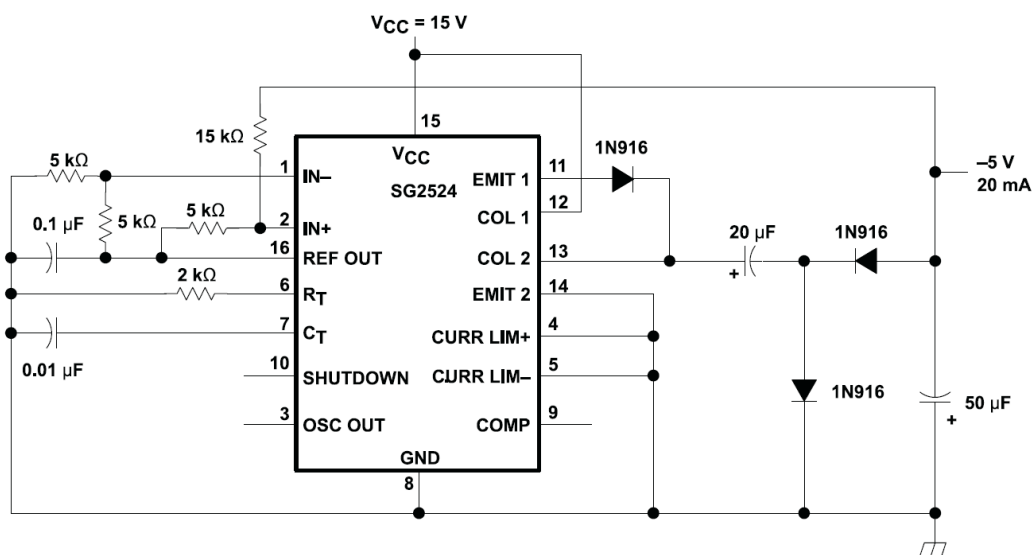
Слика 9.5. Пример повезивања SGx524 кола код непропусног напајача



Слика 9.6. Пример повезивања SGx524 кола код симетричног напајача



Слика 9.7. Пример повезивања SGx524 кола код спуштача напона



Слика 9.8. Пример повезивања SGx524 кола код напонске каскаде